

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-123325

**(43)Date of publication of application : 28.04.2000**

(51)Int.Cl.

**G11B 5/39**

**(21)Application number : 11-290197**

(71)Applicant : READ RITE CORP

(22)Date of filing : 12.10.1999

(72)Inventor : LIEN CHANG WANG  
CHI-FANG RAI  
TAI MIN  
ZUPEI SHI  
BILLY W KLUGH JR

**(30)Priority**

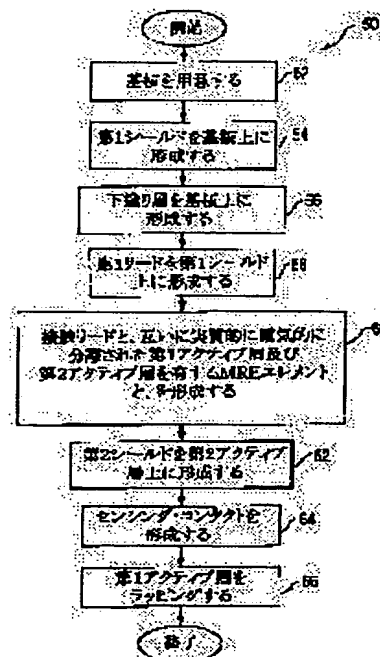
**Priority number : 98 173472      Priority date : 14.10.1998      Priority country : US**

## (54) METHOD AND DEVICE FOR PROVIDING SPIN-DEPENDENT TUNNELLING EFFECT INTO READING HEAD

**(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide a reading sensor with which formation of short-circuit path between plural electrically conductive layers of a reading sensor is prevented and interlayer boundary surface control of high grade is realized and a manufacturing method thereof.

**SOLUTION:** A SDT (spin-dependent tunnelling effect) reading sensor has a first ferromagnetic material (FM) layer and a second FM layer separated by an insulating layer. The first FM layer and the second FMN layer are substantially electrically separated from each other. A sidewall of the SDT reading sensor substantially does not contain a conductive path between the first FM layer and the second FM layer. Further, a surface of the second FM layer extending substantially parallel to an air-bearing surface retreats from the air-bearing surface. A manufacturing method of the SDT reading sensor contains a process for depositing the first FM material layer, a process for depositing an intermediate insulating material layer on the first FM material layer and a process for depositing the second FM material layer on the intermediate insulating material layer. The second FM material layer and the intermediate insulating material layer are subjected to etching. The etching is stopped before the first FM material layer is etched.



## LEGAL STATUS

**[Date of request for examination]**

**[Date of sending the examiner's decision of rejection]**

[Kind of final disposal of application other than the examiner's decision of rejection or

THIS PAGE IS BLANK (ISPTO)

application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-123325  
(P2000-123325A)

(43) 公開日 平成12年4月28日 (2000.4.28)

(51) Int.Cl.<sup>7</sup>

G 1 1 B 5/39

識別記号

F I

G 1 1 B 5/39

テーマコード(参考)

審査請求 未請求 請求項の数19 O L 外国語出願 (全 53 頁)

(21) 出願番号 特願平11-290197

(22) 出願日 平成11年10月12日 (1999. 10. 12)

(31) 優先権主張番号 09/173472

(32) 優先日 平成10年10月14日 (1998. 10. 14)

(33) 優先権主張国 米国 (US)

(71) 出願人 592060422

リード・ライト コーポレーション  
READ-RITE CORPORATIONアメリカ合衆国 カリフォルニア州  
95035 ミルピタス ロスコエススト  
リート 345

(72) 発明者 リエン・チャン・ワン

アメリカ合衆国 カリフォルニア州94538  
フリモント, レセダ・サークル, 5445

(74) 代理人 100096817

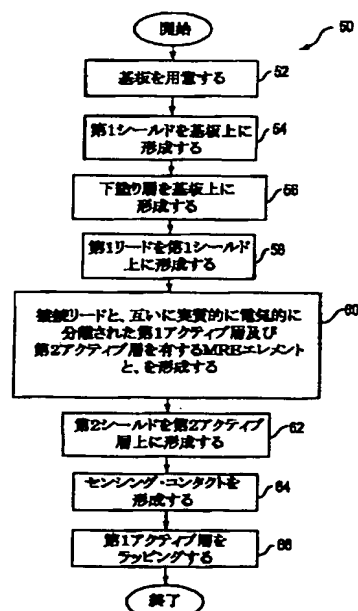
弁理士 五十嵐 孝雄 (外3名)

最終頁に続く

(54) 【発明の名称】 スピン依存トンネリング効果を読取りヘッド内に提供する方法及び装置

(57) 【要約】

【解決手段】 S D T 読取りセンサは、絶縁層によって分離された第1強磁性体 (F M) 層及び第2 F M 層を有する。第1 F M 層及び第2 F M 層は、互いに実質的に電気的に分離されている。具体的には、S D T 読取りセンサの側壁は、第1 F M 層及び第2 F M 層の間の導電路を実質的に含んでいない。更に、エア・ベアリング面に実質的に平行に延びる第2 F M 層の表面は、エア・ベアリング面から後退している。S D T 読取りセンサの製造方法は、第1 F M 材料層を堆積させる工程と、中間絶縁材料層を第1 F M 材料層上へ堆積させる工程と、第2 F M 材料層を中間絶縁材料層上へ堆積させる工程と、を含む。第2 F M 材料層及び中間絶縁材料層をエッチングする。このエッチングは第1 F M 材料層をエッチングする前に停止する。



## 【特許請求の範囲】

【請求項1】 3重層磁気抵抗効果センサであって、第1の幅によって画定された第1境界面を有する第1アクティブ層と、

前記第1アクティブ層から実質的に電氣的に分離された第2アクティブ層であって、前記第1の幅より小さい第2の幅によって画定された第2境界面を有し、前記第1アクティブ層から実質的に電氣的に分離されている第2アクティブ層と、

前記第1アクティブ層及び第2アクティブ層の間に位置する中間層であって、前記第1境界面に近接し、前記第1の幅と実質的に等しい第3の幅によって画定された第3境界面と、前記第2境界面に近接し、前記第2の幅と実質的に等しい第4の幅によって画定された第4境界面と、を有する中間層と、

を備える3重層磁気抵抗効果センサ。

【請求項2】 請求項1に記載の3重層磁気抵抗効果センサにおいて、

前記第1アクティブ層は、前記第1及び第2アクティブ層に実質的に直交するエア・ベアリング面を提供する第1対向面を有し、前記第2アクティブ層は、前記エア・ベアリング面とは異なる平面に位置する第2対向面を有することを特徴とする3重層磁気抵抗効果センサ。

【請求項3】 請求項2に記載の3重層磁気抵抗効果センサにおいて、

前記第1アクティブ層及び第2アクティブ層は、強磁性体であり、前記中間層は、電気絶縁材料から形成され、これによって、電流を前記第1アクティブ層及び第2アクティブ層の間に流した際、スピン依存トンネリング現象が前記中間層を貫通して生じ得るようにしたことを特徴とする3重層磁気抵抗効果センサ。

【請求項4】 磁気媒体からの読取り及び前記磁気媒体への書込みを行うシステムであって、

読取り／書込みヘッドを備え、

該読取り／書込みヘッドは、

データを前記磁気媒体へ書込むための書込み要素と、

前記書込み要素に接続された3重層磁気抵抗効果センサと、

を備え、

該3重層磁気抵抗効果センサは、

第1の幅によって画定された第1境界面を有する第1アクティブ層と、

前記第1アクティブ層から実質的に電氣的に分離された第2アクティブ層であって、前記第1の幅より小さい第2の幅によって画定された第2境界面を有し、前記第1アクティブ層から実質的に電氣的に分離されている第2アクティブ層と、

前記第1アクティブ層及び第2アクティブ層の間に位置する中間層であって、前記第1境界面に近接し、前記第1の幅と実質的に等しい第3の幅によって画定された第

3境界面と、前記第2境界面に近接し、前記第2の幅と実質的に等しい第4の幅によって画定された第4境界面とを有する中間層と、

を備えるシステム。

【請求項5】 請求項4に記載のシステムにおいて、ディスク型磁気媒体と、

前記磁気媒体を回転可能に支持する駆動スピンドルを有するディスク駆動モータと、

前記読取り／書込みヘッドを前記磁気媒体の表面の上で移動可能に支持するサスペンション・システムと、

をさらに備えるシステム。

【請求項6】 請求項4に記載のシステムにおいて、前記第1アクティブ層及び第2アクティブ層は、強磁性体であり、前記中間層は、電気絶縁材料から形成されていることを特徴とするシステム。

【請求項7】 磁気抵抗効果(MRE)デバイスを形成する方法であって、

第1リードを形成する工程と、

MREセンサを形成する工程であって、

中間材料層によって分離され互いに実質的に平行な第1材料層及び第2材料層を含む、複数の層を前記第1リード上へ堆積させ、これによって、前記第1材料層の第1面が前記第1リードと電氣的に接続され、前記第1リードと実質的に平行をなすようにする工程と、

前記複数の層をエッチングし、これによって、前記第1材料層及び前記第2材料層が互いに実質的に電氣的に分離されるようにする工程とを備えるMREセンサを形成する工程と、

前記第2材料層の第2面に電氣的に接続され、前記第2材料層の第2面に実質的に平行な第2リードを形成する工程と、

を含む方法。

【請求項8】 請求項7に記載の方法において、

前記複数の層をエッチングする工程は、

前記第2材料層を貫通してエッチングし、前記中間材料層を途中までのみエッチングし、これによって、前記第1材料層及び第2材料層が互いに実質的に電氣的に分離されるようにする工程を含む方法。

【請求項9】 請求項7に記載の方法において、

前記第1面は第1の幅を有し、前記第1の幅は前記第2面の第2の幅より大きいことを特徴とする方法。

【請求項10】 請求項7に記載の方法において、

前記複数の層を堆積させる工程は、

前記第1材料層を堆積させる工程と、

前記中間材料層を前記第1材料層上へ堆積させる工程と、

第2材料層を前記中間材料層上へ堆積させる工程と、を含む方法。

【請求項11】 請求項7に記載の方法において、前記MREセンサを形成する工程は、



前記センサ層を最初にバターニングし、これによって、前記第1リードに達するビア・ホールを形成し、前記ビア・ホールは前記バターニングを通じて露出された前記センサ層のエッジによって少なくとも部分的に画定されるようにする工程と、

前記センサ層の前記エッジに沿って前記センサ層にそれぞれ接するリード材料を、前記ビア・ホール内に堆積させる工程であって、前記複数の層をエッチングする工程が、前記エッジの一部をエッチングし、これによって、前記MREセンサを前記エッジの残りの部分に近接して形成する工程と、

をさらに方法。

【請求項12】 請求項11に記載の方法において、前記複数の層をエッチングしている間に、前記リード材料をエッチングする工程をさらに含む方法。

【請求項13】 請求項11に記載の方法において、前記複数の層をエッチングする工程は、前記第1材料層をミリングすることなく、前記第2材料層と、前記中間材料層の一部のみと、をミリングする工程を含む方法。

【請求項14】 請求項11に記載の方法において、前記複数の層をエッチングする工程は、2重層レジスト技術の使用を含む方法。

【請求項15】 請求項13に記載の方法において、前記第2材料層をミリングする工程は、前記第1材料層のフロント・エッジから後退したフロント・エッジを有するように前記第2材料層をバターニングする工程を含む方法。

【請求項16】 請求項14に記載の方法において、前記2重層レジスト技術は、第1フォトレジスト層を前記複数の層上へ堆積させる工程と、

第2フォトレジスト層を前記複数の層上へ堆積させる工程と、

特定の構造を前記複数の層のエッジに近接する前記複数の層の一部の上に形成するために、前記第1フォトレジスト層及び第2フォトレジスト層をバターニングする工程と、

前記複数の層の前記エッジ付近において、前記第1材料層を全く除去せずに、前記第2材料層と、前記中間材料層の一部と、をミリングする工程と、を含む方法。

【請求項17】 請求項15に記載の方法において、前記第2材料層のラッピングを実質的に防止しながら、前記第1材料層、前記中間材料層及び前記第2材料層に実質的に直交する平面内で実質的にラッピングする工程をさらに含む方法。

【請求項18】 磁気抵抗効果デバイスを形成する方法であって、厚さを有する第1シールドを基板上に形成する工程と、

第1シールド表面を露出したままに残しながら、下塗り層を前記基板上に形成する工程と、

前記第1シールド表面と電氣的に接続された第1リードを、前記第1シールド表面上に形成する工程と、

第1材料層、中間材料層及び第2材料層を前記第1リード上へ堆積させる工程と、

幅及びエッジを有する第1アクティブ層を前記第1材料層から形成する工程と、

前記第1アクティブ層のエッジへ直接接続された部分と、前記第1リードへ電氣的に接続された第2部分と、を有する表面を有する接続リードを堆積させる工程と、前記シールドの部分を露出する工程と、

エッジを有する中間層を形成するために、前記中間材料層の部分を前記中間材料層の全厚より薄い厚さにわたって除去する工程と、

前記第1アクティブ層の前記幅より短い幅及びエッジを有する第2アクティブ層であって、前記第2アクティブ層に実質的に直交する平面内に位置する対向エッジを有する前記第2アクティブ層を形成するために、前記第2材料層の部分を除去する工程と、

前記第2アクティブ層の前記エッジと前記中間層の前記エッジに直接接触する別の絶縁層を堆積させる工程と、前記第2アクティブ層に電氣的に接続された第2シールドを、前記第2アクティブ層上に形成する工程と、

前記第1シールドに電氣的に接続され、前記第2シールドから電氣的に分離されたセンシング・コンタクトを形成する工程と、

を含む方法。

【請求項19】 請求項18に記載の方法において、エア・ベアリング面を前記第2アクティブ層の前記対向エッジの平面とは実質的に異なる平面内に画定するために、前記第1アクティブ層及び中間層を、前記第1アクティブ層、前記第2アクティブ層及び前記中間層に対して実質的に直交する平面内でラッピングする工程をさらに含む方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は概して磁気ディスク・ドライブに関し、より詳細には、磁気抵抗 (magnetoresistive (MR)) 読取りヘッド、さらに詳細には、スピン依存トンネリング (spin-dependent tunneling (SDT)) 読取りセンサ及びその製造方法に関する。

【0002】

【従来の技術】 磁気ディスク・ドライブは、コンピュータなどのデジタル電子装置のためのデータの格納及び取り出しに使用される。図1(A)及び図1(B)において、従来の磁気ディスク・ドライブ10は、シールド・エンクロージャ12と、ディスク駆動モータ14と、モータ14の駆動スピンドルS1によって回転のために支持された磁気ディスク16と、アクチュエータ18

と、アクチュエータ18のアクチュエータ・スピンドルS2へ取り付けられたアーム20と、を含む。サスペンション22の一端はアーム20へ結合され、他端は読取り／書込みヘッド、即ち、トランスデューサ24へ結合されている。一般的に、トランスデューサ24は誘導書込み要素及びセンサ読取り要素を有する(図2参照)。モータ14が磁気ディスク16を矢印Rで示すように回転させている間、エア・ベアリングがトランスデューサ24の下側に形成される。これによって、トランスデューサ24は磁気ディスク16の表面から僅かに持ち上げられる。即ち、それは、当該技術分野において、磁気ディスク16上での“フライング”と呼ばれる。矢印Pで示すように、アクチュエータ18がトランスデューサ24を短い円弧内で回転させる間、複数の磁気“トラック”の情報を磁気ディスク16から読取り得る。磁気ディスク・ドライブの設計及び製造方法は当業者によく知られている。

【0003】図2は読取り要素32及び書込み要素(一般的には、誘導書込み要素)34を含む読取り／書込み磁気ヘッド24の断面図を示す。読取り要素32及び書込み要素34の露出された各エッジは、エア・ベアリング面ABSを磁気ディスク16の表面に対向する平面35に沿って画定している。

【0004】読取り要素32は第1シールドSH1と、第2シールドSH2として役立つ中間層39と、第1シールドSH1及び第2シールドSH2の間に位置する読取りセンサ40とを有する。一般的に、読取り要素は磁気抵抗効果(magnetoresistive effect (MRE))と呼ばれる現象を利用している。この現象では、磁気ディスク16から放射されるフリンジ磁束などの外部磁界に対して、読取りセンサ40を露出させることによって、読取りセンサ40の電気抵抗Rが変化する。読取りセンサ40を横切る電圧を測定するために、読取りセンサ40を通して流れるセンス電流を使用することによって、増分電気抵抗 $\Delta R$ を検出する。 $\Delta R/R$ の比が増大するに従って、フリンジ磁束の検出における読取りセンサの精度及び感度が高くなる。また、更に大きな抵抗は読取りセンサ40を横切る更に大きな電圧を招来し、この更に大きな電圧は読取りセンサ40の更に高い効果を実現する。従って、出力電圧及び $\Delta R/R$ の両方を最大限にすることが望ましい。

【0005】読取りセンサ40で利用される磁気抵抗効果の種類には、異方性磁気抵抗(anisotropic magnetoresistive (AMR))効果及び巨大磁気抵抗(giant magnetoresistive (GMR))効果が含まれる。特定の効果としては、SDTセンサで使用可能なスピン依存トンネリング(SDT)効果が挙げられる。SDTセンサの概略図は、図3における読取りセンサ40によって示される。図示するように、SDT読取りセンサ40は3重層トンネル・ジャンクションとも呼ばれる3重層を含

み得る。この3重層は、絶縁層INSによって隔てられた第1強磁性体(ferromagnetic (FM))層FM1と第2強磁性体層FM2とを有する。これらの層はシールドSH1、SH2に対して実質的に平行に方向付けられている。従って、センス電流IをシールドSH1及びシールドSH2の間のSDT読取りセンサ40に流した際、電流は3つの層FM1、FM2、INSにほぼ直交する方向に流れ得る。換言するならば、SDT読取りセンサは平面直交電流(current perpendicular to plane (CPP))モードで動作可能である。

【0006】SDT読取りセンサ40では、2つの強磁性体層FM1、FM2が電極としてそれぞれ機能し得る。そして、センス電流Iはトンネル・バリアとも呼ばれる絶縁層INSを貫通してこれらの電極間を流れる。2つの強磁性体層FM1、FM2の磁化M1、M2の相対的な方向は、外部磁界の影響を受け、これによって、SDT読取りセンサ40の抵抗が変化する。この抵抗の変化はセンス電流Iによって検出可能である。より具体的には、2つの強磁性体層のうちの一方の磁化の方向が他方の強磁性体層の磁化の方向に対して逆平行をなす際、SDT効果はSDT読取りセンサを横切る高い抵抗を招来し、2つの磁化M1、M2の方向が互いに平行をなす際、低い抵抗が生じる。一般的に、SDT読取りセンサは最大で18~30%の $\Delta R/R$ と、10mVより高い出力電圧とを示す。この出力電圧は多くの他の種類のMR読取りセンサの出力電圧より高い。従って、磁気ディスク及び駆動技術の進歩は更に高い面積密度を有する磁気媒体を実現する一方、この更に高い面積密度に対応する更に高い読取りセンサ性能実現の要求は、SDT読取りセンサの更に高い $\Delta R/R$ 及び更に高い出力電圧によって満たし得る。

【0007】第1FM層FM1、絶縁層INS及び第2FM層FM2を形成するために、3つの材料を第1リード(ここでは第1シールドSH1)上へ連続的に堆積させることによって、SDT読取りセンサ40を形成できる。SDT読取りセンサはCPPモードで動作するため、 $\Delta R/R$ はSDT読取りセンサの複数の層の間の境界面(層間境界面)に対して特に敏感である。最小限のピン・ホール及び不純物を有する層間境界面を提供し、これによって、更に高い $\Delta R/R$ を提供するために、FM1、FM2及びINSをワンポンプダウン・プロセスで連続的に堆積させ得る。

【0008】次いで、FM1、FM2及びINSを形成するために、一般的なプロセスを用いて、センサ層42をエッチングし、第2リード(この例では第2シールドSH2)をFM1、FM2及びINSの上に堆積させる。高い磁気媒体領域密度に対応すべく読取りセンサの適切な寸法制御を実現するためには、このエッチングが必要である。都合の悪いことに、3つの全ての材料をワンポンプダウン・プロセスで堆積させた後で、エッチン

グを行った場合、3つの層のうちの1つからエッチングして取り除いた材料が他の層の露出した残された部分へ再堆積し得る（側壁41に沿って再堆積する）。これは第1強磁性体層及び／または第2強磁性体層の一部の再堆積を招来することが多く、これによって、望ましくない導電路、即ち、短絡路が側壁41に沿ってFM1及びFM2の間に形成される。このような短絡路により、SDTセンサ40はスピン依存トンネリング現象を効果的に形成できなく、これによって、センサの効果が低減する。理論的には、この再堆積を制限すべく、複雑、高価及び／または時間のかかるプロセスを使用することによって、短絡を最小限に抑制できる。しかし、SDT読取りセンサの商業生産において、これはコストの点で効果的でない。

【0009】この製造プロセスの後の段階では、エア・ベアリング面ABSを形成するために、SDTセンサ40の複数のセンサ層42を、これらのセンサ層42に実質的に直交する方向にラッピングする。都合の悪いことに、このプロセス中、複数の層のうちの1つの対向面（前面）、即ち、対向エッジ（フロント・エッジ）の材料が他の層の上へ塗抹され得る。FM1及び／またはFM2の材料がこれら2つの層の間に塗抹された場合、この材料は望ましくない短絡路をこれら2つの層の間に形成し得る。更に、より高い面積密度に対応するために、読取りセンサ40の厚さHが薄くなってきている。このため、FM1及びFM2が更に互いに接近してきており、これによって、これら2つの層の間における塗抹の可能性が増大している。当業者が理解するように、前記のエッジ再堆積及び塗抹の問題と、これらの問題に付随する読取り性能の低下とは、CPPモードで動作する他の読取りセンサの製造においても発生し得る。

【0010】

【発明が解決しようとする課題】従って、読取りセンサにおけるスピン依存トンネリング効果の恩恵を提供するために、読取りセンサの複数の導電層間における短絡路の形成を防止する一方で、高い程度の層間境界面制御を実現する読取りセンサ及びその製造方法が望まれる。更に、現在の読取りセンサ加工技術を使用して、この読取りセンサを更に安いコストで更に迅速に製造することが望まれる。更に、高い磁気媒体面積密度に対応するために、高い程度の読取りセンサ寸法制御によって、この読取りセンサを製造することが望まれる。

【0011】

【課題を解決するための手段およびその作用・効果】本発明は更にコストが低く、更に複雑度の低い製造プロセスを利用しながら、同時に、更に高い性能を実現するSDT読取りセンサ及びその製造方法を提供する。これは、短絡路を2つの強磁性体層間に実質的に有さず、更に少ない数の簡単な工程を含む方法によって形成されたSDT読取りセンサを提供することによって達成され

る。

【0012】本発明の実施形態に従うと、3重層磁気抵抗効果センサは第1アクティブ層と、第2アクティブ層と、第1アクティブ層及び第2アクティブ層の間に位置する中間層とを有する。有利に、第1アクティブ層は第2アクティブ層から実質的に電氣的に分離されており、この結果、第1アクティブ層及び第2アクティブ層の間の電氣的短絡が実質的に防止される。特定の実施形態では、第1アクティブ層は第1の幅によって画定された第1境界面を有し、第2アクティブ層は第1の幅より小さい第2の幅によって画定された第2境界面を有し、中間層は第1境界面に近接し、第1の幅と実質的に等しい第3の幅によって画定された第3境界面を有する。更に、中間層は第2境界面に近接し、第2の幅と実質的に等しい第4の幅によって画定された第4境界面を有する。

【0013】本発明の別の実施形態では、磁気媒体からの読取り及び磁気媒体への書き込みを行うシステムは、データを磁気媒体へ書き込むための書き込み要素と、書き込み要素へ接続され、データを磁気媒体から読取るために使用される前記の3重層磁気抵抗効果（MRE）センサと、を含んだ読取り／書き込みヘッドを含む。このシステムでは、3重層MREセンサはデータの読取りにおける更に高い精度及び感度を提供する。本発明の特定の態様では、3重層MREセンサの第1アクティブ層対向面及び中間層対向面は、エア・ベアリング面を提供する同じ平面内に実質的に存在し、第2アクティブ層対向面は別の平面内にある。

【0014】本発明の別の実施形態では、磁気抵抗効果（MRE）デバイスを形成する方法は、第1リードを形成する工程と、第1リードへ電氣的に接続されたMREセンサを形成する工程と、MREセンサへ電氣的に接続された第2リードを形成する工程と、を含む。そのMREセンサは、第1リードへ電氣的に接続され、第1リードに実質的に平行である第1外面を有する第1アクティブ層と、第2リードへ電氣的に接続され、第2リードに実質的に平行であって、中間層によって第1アクティブ層から分離されている第2外面を有する第2アクティブ層と、を含む。加えて、第1アクティブ層の幅は第2アクティブ層の幅より大きい。更に、第1アクティブ層、中間層及び第2アクティブ層を貫通して実質的に垂直に通る導電路が、第1リード及び第2リードの間に存在する。MREセンサを形成する工程は、第1材料層を堆積させる工程と、中間材料層を第1材料層上へ堆積させる工程と、第2材料層を中間材料層上へ堆積させる工程とを含むことが好ましい。第2材料層及び中間材料層は、エッチングされ、そのエッチングは、第1材料層をエッチングする前に止める。

【0015】本発明の複数の実施形態は更に高い性能レベルでの磁気媒体の読取りを可能にする。更に、短い製造時間と、低い製造コストと、複雑度の低い製造プロセ

ストを維持しながら、これらの効果を実現する。より具体的には、本発明の複数の実施形態は、迅速に低いコストで形成できるミクロン以下の幾何学構造を有するCPPモード読取りセンサを提供する。更に具体的には、本発明の複数の実施形態によってSDT読取りセンサを提供する。幾つかの実施形態では、読取りセンサを形成する方法は、読取りセンサの複数の層の間における望ましくない短絡を実質的に全く生じることがない。

【0016】本発明の前記の効果を含む効果は以下の詳細な説明を読み、複数の図面を研究することによって当業者に明らかになる。

【0017】

【発明の実施の形態】図1(A)、図1(B)、図2、及び図3は従来技術の説明で既に説明してある。図4は本発明の一実施例に従うSDTセンサの製造方法50のフローチャートを示す。工程52において、基板を用意した後、工程54において、第1シールドを基板上に形成する。他の材料を使用可能であるが、例えば、基板はSiから形成可能であり、第1シールドはNiFeから形成する。工程54において、第1シールドを当業者に知られている任意の適切な方法を通じて形成可能である。例えば、メッキまたは膜堆積を行い、次いで、イオン・ミリングのやり方でエッチングを行うことによって形成できる。

【0018】工程56では、電気絶縁材料を基板及び第1シールド上に最初に堆積させることによって、下塗り層を基板上に形成する。下塗り層は $Al_2O_3$ 、 $AlN$ または $SiO_2$ などの材料から形成可能である。次いで、化学機械研磨(CMP)などの周知のプロセスを通じて、下塗り層を平坦化し、第1シールドをこのプロセスで露出させることが好ましい。工程58では、第1リードを第1シールド上に形成する。第1リードは、特にAu、CuまたはTaなどの適切な導電材料から形成可能である。第1リードを形成するために、様々なプロセスを使用できるが、1つのプロセスでは、リード材料の層を第1シールド及び下塗り層上に堆積させる。次いで、第1リードを形成するために、パターン化されたフォトリソ層と関連してイオン・ミリングなどの周知の方法を使用することにより、リード材料をエッチングする。これに代えて、以下に詳述する工程を適切に変更することにより、第1リードを加えることなく、第1シールドをリードとして機能させ得る。

【0019】工程60では、接続リードをMREセンサと一緒に形成する。そのMREセンサは、間に挟まれた中間層を介する以外は互いに実質的に電氣的に分離されている第1アクティブ層及び第2アクティブ層を有する。工程62では、第2シールドを第2アクティブ層上に形成する。適切な方法は複数あるが、ここでは、シールド材料をMREセンサ上へ堆積させ、次いで、イオン・ミリングなどの周知のプロセスを、パターン化された

フォトリソ・マスクと併用することによって、シールド材料をエッチングして、第2シールドを形成し得る。工程64では、センシング・コンタクトを形成する。そのセンシング・コンタクトは、第2シールドから電氣的に分離され、第1シールドに対して電氣的に接続されている図4の工程60での接続リード及びMREセンサの形成を図5で更に詳述する。工程72では、3重層を形成するために、第1材料層、第2材料層及び中間材料層を第1リード上に堆積させる。この堆積は様々な適切な周知の方法で実施可能であるが、3つの全ての層を当業者に周知のワンボンブダウ・プロセスで堆積させることが好ましい。このプロセスを使用することにより、例えば、3層間の層間境界面内への不純物またはピン・ホールなどの含有が最小限に抑制され、これによって、これらの層間境界面が改善される。CPP読取りセンサの磁気抵抗比( $\Delta R/R$ )と、これに依存するCPP読取りセンサの全体的な性能とは、これらの層間境界面の影響を特に受け易いため、このプロセスは好ましい。

【0020】スピン依存トンネリング現象を形成するために、中間材料層を電気絶縁材料で形成し、第1材料層及び第2材料層を強磁性体にする。例えば、中間材料層は $Al_2O_3$ 、 $AlN$ 、 $BN$ 、 $NiO$ 、 $Si$ 、 $SiC$ または他の絶縁材料から形成可能であり、第1材料層及び第2材料層はNiFe、CoFe、Co、Feまたは他の強磁性体材料からそれぞれ形成可能である。更に、第1材料層及び第2材料層は約1000オングストロームから約20,000オングストロームの厚さの範囲にあり、中間層の厚さは約10オングストロームから約20オングストロームの範囲にある。

【0021】工程74では、ビア・ホールを3重層を貫通して第1リードまでエッチングする。パターン化されたフォトリソ層を介したイオン・ミリングなどの任意の適切な周知の方法で、ビア・ホールをエッチングし得る。しかし、所望のビア・ホール形状を達成するために適切にパターン化された2重層レジスト構造を介したイオン・ミリングを使用して、ビア・ホールをエッチングすることが好ましい。これと同じ工程または別の工程で、第1ビア・ホールから離間した位置において、別のビア・ホールを3重層を貫通して第1リードまでエッチングし得る。工程76では、エッジを有する第1アクティブ層を形成するために、第1材料層をエッチングする。工程76のエッチングは、工程74のエッチングと同時に実施可能である。工程76の間、第2材料層及び中間材料層をエッチングし、これによって、第2材料層及び中間材料層のエッジを露出し得る。これら第2材料層及び中間材料層のエッジは第1アクティブ層のエッジと一緒に側壁を形成する。再堆積がエッチング中に生じ、これによって、第1材料層及び第2材料層が側壁に沿って電氣的に接続され得る。工程78では、接続リード材料をビア・ホール内へ堆積させる。この材料は様々

な適切な導電材料から形成可能である。更に、読取りセンサ層のバイアスを別に提供するために、高飽和保磁力を有するCoCrPtなどのハード・バイアス材料を使用できる。

【0022】工程80では、エッジを有する第2アクティブ層を形成するために、第2材料層をエッチングする。その一方、中間材料層をその全厚の途中までのみエッチングし、これによって、エッジを有する中間層を形成する。このエッチングは第2アクティブ層及び中間層の各エッジに位置する材料を除去する。これによって、第1アクティブ層及び第2アクティブ層の間の電気的接続が側壁上から実質的なくなる。工程82は、絶縁層を第2アクティブ層エッジ及び中間層エッジへそれぞれ堆積させることを含む。これにより、電流は中間層を通じて第1アクティブ層及び第2アクティブ層の間を流れ得るが、第2アクティブ層は第1アクティブ層から実質的に電気的に分離されている。換言するならば、それらの間に短絡路が実質的に存在しない。

【0023】図6～図15は本発明の一実施例に従う方法を使用した製造の複数の異なる段階にある本発明の実施例に従うSDTセンサをそれぞれ示す。図6(A)及び図6(B)は第1シールド104及び平坦化された下塗り層106によって被覆された基板102の平面図及び断面図をそれぞれ示す。基板102は酸化シリコンなどの適切な任意の非導電材料から形成可能である。第1シールド104はNiFeなどの適切な任意の磁性材料から形成されている。第1シールド104は、パターン化されたフォトレジスト層を基板102上に形成し、次いで、第1シールド材料を基板102上へメッキするような任意の周知のプロセスによって形成可能である。これに代えて、第1シールド材料を基板102上へスパッタリングし、次いで、イオン・ミリングによってエッチングし得る。Al<sub>2</sub>O<sub>3</sub>、SiO<sub>2</sub>、または他の適切な絶縁材料などの下塗り材料を堆積させ、次いで、第1シールド104を露出するために、下塗り材料を平坦化することによって、下塗り層106は形成される。CMPプロセスまたは当該技術分野で知られている他の適切なプロセスによって、下塗り材料の平坦化を実現し得る。

【0024】図7(A)及び図7(B)は第1シールド104上に形成された第1リード108の平面図及び断面図をそれぞれ示す。第1リード108は金(Au)、銅(Cu)またはタンタル(Ta)などの適切な導電材料から形成可能である。更に、リード材料の完全な膜を堆積させ、次いで、イオン・ミリングなどのエッチングを行うことによって、第1リード108を形成し得る。図8(A)及び図8(B)は第1シールド104と、平坦化された下塗り層106と、第1リード108にそれぞれ重ねられたスピン依存トンネリング(SDT)多重層110を示す。図8(B)に示すように、SDT多重層110はSDT3重層112と、その上に重なる反強

磁性体(AFM)層114及び横たわるキャッピング層116とを含む。SDT3重層112は、平坦化された下塗り層106、第1シールド104及び第1リード108にそれぞれ接触する第1磁性体層FM1を含む。更に、SDT3重層112は、絶縁層INSによって第1強磁性体層FM1から分離された第2強磁性体層FM2を含む。この構成では、AFM層は第2強磁性体層FM2の磁化をピン止めすべく機能する。従って、第2強磁性体層FM2はピン層である。他のプロセスを使用可能であるが、SDT多重層は真空を中断することなくワンポンプダウン法でスパッタ堆積させることが好ましい。この堆積は好ましい層間境界面を形成可能である。

【0025】図9(A)及び図9(B)はパターン化された2重層フォトレジスト120と、このパターン化された2重層フォトレジスト120を介したエッチングによって形成された第1ビア・ホール122及び第2ビア・ホール124とを示す。以下に詳述するように、この種の2重層フォトレジスト構造は、ハード・バイアス材料を堆積させた後におけるフォトレジスト材料の除去を助ける。図9(B)に示すアンダーカットを含む段付きパターンを形成する適切な任意の周知の方法により、パターン化された2重層フォトレジスト120を形成できる。例えば、第1フォトレジスト層126をSDT多重層110上へ堆積させ、第2フォトレジスト層128をその上に堆積させる。第1フォトレジスト層126及び第2フォトレジスト層128に対してそれぞれ異なる材料を選択できる。この結果、露光した際、2つの層はそれぞれ異なる反応を示し、それぞれ異なる速度で除去される。パターン化された2重層フォトレジスト120を使用することにより、イオン・ミリングは、第1リード108を露出するためにSDT多重層110を貫通する第1ビア・ホール122及び第2ビア・ホール124を形成する。このエッチングは第1ビア・ホール122及び第2ビア・ホール124の境界の一部をそれぞれ構成するSDT多重層110の第1側壁(即ち、エッジ)125及び第2側壁(即ち、エッジ)127を露出する。更に、第1ビア・ホール122及び第2ビア・ホール124の間に位置するFM1の部分の幅W1が画定される。これに代えて、第1ビア・ホール122及び第2ビア・ホール124を形成するために、イメージ・リバーサル・プロセスを使用できる。このように、製造のこの時点において、平面図として見た場合、図9(A)に示すパターン化された2重層フォトレジスト120と、第1リード108の露出した部分とを見ることができる。FM1の残された部分は第1アクティブ層を形成する。

【0026】図10(A)及び図10(B)は、ハード・バイアス・リード、即ち、接続リード132と、ハード・バイアス134とを形成するために、第1ビア・ホール122及び第2ビア・ホール124内にそれぞれ堆積させた材料を示す。ハード・バイアス・リード132

及びハード・バイアス134の材料の堆積中、パターン化された2重層フォトレジスト120は所定位置に配置されている。そして、この堆積後、パターン化された2重層フォトレジスト120は除去される。従って、図10(A)で確認できるように、平面図として見た場合、SDT多重層110の頂部、即ち、キャッピング層116をハード・バイアス・リード132及びハード・バイアス134と一緒に見ることができる。図10(B)に示すように、ハード・バイアス・リード132は第1側壁125に沿ってSDT3重層112と接しており、ハード・バイアス134は第2側壁127に沿ってSDT3重層112と接している。

【0027】図11(A)及び図11(B)に示すように、SDT多重層110をエッチングし、これによって、第1強磁性体層FM1の形状を画定する。前記のように、このエッチングを、パターン化されフォトレジストをイオン・ミリングと併用するような周知のプロセスで実行できる。図11(B)に示されていないが、SDT多重層の他の複数の側壁は、このエッチング中に形成される。エッチングし、全ての使用済みフォトレジストを除去した後において、図11(A)は、ハード・バイアス・リード132と、ハード・バイアス134と、SDT多重層110の頂部キャッピング層と、第1シールド104と、平坦化された下塗り層106の平面図を示す。

【0028】図12(A)及び図12(B)に示すように、別の2重層フォトレジスト135をSDT多重層110の一部と、ハード・バイアス・リード132の一部と、第1シールド104の一部の上にそれぞれ形成する。SDT多重層110上の所定位置に配置された2重層フォトレジスト135を使用することにより、SDT多重層110を例えばイオン・ミリングによってエッチングする。SDT多重層110上に配置された2重層フォトレジスト135または他の適切な方法を使用することにより、SDT多重層110の一部は無傷のまま残される。そして、それ以外の全ての領域では、キャッピング116、AFM114及びFM2の各層が除去され、INS層が露出される。

【0029】図13は第1側壁125及び第2側壁127の領域における前記のエッチングの結果を示す拡大図である。第1側壁125及び第2側壁127はエッチングの結果を例示する目的で示しており、もちろん、同様の結果が図13に示されていないSDT多重層110の他の複数の側壁の領域でも達成されている。SDT多重層上に形成された2重層フォトレジスト135の段付き及びアンダーカットにより、第1側壁125及び第2側壁127の間のキャッピング層、AFM層及び強磁性体層FM2の一部は無傷のまま残され、このFM2の一部は第2アクティブ層を形成したまま残される。図12

(A)に示すように、第2アクティブ層は、第1アクテ

ィブ層の対向面137とは実質的に異なる平面内に位置する対向面(前面)、即ち、対向エッジ(フロント・エッジ)136を有する。更に、エッチングが絶縁層INSの全厚Tを貫通することを達成する前に、エッチングは中止され、この絶縁層INSの残された部分は中間層を形成する。従って、FM1層がエッチング中に露出されないで、FM1層及びFM2層を互いに接続し得る、エッチングされたFM2材料の再堆積が実質的になくなる。これにより、電流は中間層INSを通して第1アクティブ層FM1及び第2アクティブ層FM2の間を流れ得るが、第2アクティブ層FM2は第1アクティブ層FM1から実質的に電氣的に分離されている。換言するならば、それらの間に短絡路が実質的になくなる。

【0030】本発明の特定の実施例では、エッチングの終点は、SDT層のミリング速度を監視することによって決定できる。使用するFM2及びINSの特定の材料のミリング速度をテストを通じて決定する。製造中に観測された特定のミリング速度が与えられた場合、エッチングの継続時間を決定するアルゴリズムを、この与えられた特定のミリング速度から導出できる。従って、製造中、SDT層のミリング速度を監視し、検出されたミリング速度と、経験則に基づいて導出されたアルゴリズムとに基づいて、ミリングを停止する。更に、NiFe及びAlNの間のミリング速度の違いのように、FM2及びINS内に使用されている材料が互いに大きく異なるミリング速度を有する際、ミリング速度の変化は更に簡単かつ迅速に認識できる。これによって、エッチングの終点の正確な検出が容易になる。

【0031】FM1層まで達しないこのエッチングを行った後、第1側壁125及び第2側壁127の間のFM1の第1境界面140は、第1の幅W1を有し、第1側壁125及び第2側壁127の間のFM2の第2境界面142は、第1の幅W1より狭い第2の幅W2を有する。更に、INS、即ち、中間層は第1の幅W1と実質的に等しい第3の幅W3を備えた第3境界面144と、第2の幅W2と実質的に等しい第4の幅W4を備えた第4境界面146とを有する。もちろん、前記のようにINS層を途中までのみエッチングし、図12(B)に示す相対的な幅とは異なる前記の境界面の別の相対的な幅を形成できる別のエッチング方法を使用し得る。

【0032】図14(A)及び図14(B)は、第2の2重層フォトレジスト部分を所定位置に配置した状態で、SDT多重層110、ハード・バイアス・リード132、ハード・バイアス134、第1シールド104及び絶縁層106上へそれぞれ堆積した絶縁層150の追加を示す。第2の2重層フォトレジストを除去した後、第1シールド部分104'、ハード・バイアス・リード部分132'及びSDT多重層部分110'は絶縁層150を貫通して露出される。従って、図15(A)及び図15(B)に示すように、SDT多重層部分110'

に接し、SDT多重層部分110'の上に重なるように、第2シールド154を形成し得る。第2シールド154は適切な任意の導電材料で形成される。更に、NiFeシード層と、フォトレジスト・ダム（図示略）などのマスクとを最初に堆積させ、次いで、第2シールド154を堆積させることによって、第2シールド154を形成できる。同時にそして潜在的に、同じプロセスの工程中、第1シールド・ビア・プラグ156及びハード・バイアス・リード・ビア・プラグ158が形成され得る。次いで、絶縁層150を露出するために、マスク及びシード層を除去する。

【0033】追加製造がSDT多重層（図示略）上に重なる書き込み要素34を形成した後、複数のSDT層に実質的に直交し、15B-15B面に実質的に平行なエア・ベアリング面ABSを形成するために、読取り/書き込みセンサをラッピングする。図12（B）に示す2重層フォトレジストの適切な位置と、対応する適切な平面へのラッピングにより、FM2対向面136をABSから後退した位置（従って、第1アクティブ層FM1対向面137からも後退した位置）に配置できる。これにより、FM2はラッピングされず、従って、ラッピング中におけるFM2材料の塗抹が防止される。この結果、FM1及びFM2間での短絡の形成が防止される。更に、ABSにおける露出によって、FM2が腐食される機会もない。そのうえ、適切な後退距離Zでは、ピン層FM2の後退した位置はフリー層FM1の磁化に影響を及ぼすが、対応するSDTセンサ感度の低下率は小さい。より具体的には、この後退した設計によって、センシング領域は小さくなるが、SDTセンサ固有の高い抵抗及び高い $\Delta R/R$ は減少した信号を補償し得る。例えば、約20%のSDT $\Delta R/R$ を仮定した場合、Zが約0.2 $\mu\text{m}$ では、Z=0の場合よりフリー層は約7度傾き、感度の低下は約15%未満である。この性能を、約2%の $\Delta R/R$ を有することを仮定したAMRと比べた場合、後退した設計のSDTセンサは遥かに高い感度を依然示す。

【0034】このように製造されたSDT読取り/書き込みセンサは、図1（A）及び図1（B）に示すように、読取り/書き込みヘッドを磁気媒体の表面の上で移動可能に支持し得るサスペンション・システムと、前記の磁気媒体を回転可能に支持する駆動スピンドルを有するディスク駆動モータと、一緒に組立て得る。図15（A）及び図15（B）に基づいて理解できるように、適切なワイヤリングを施すことにより、センス電流Iはハード・バイアス・リード・ビア・プラグ158、ハード・バイアス・リード132及び第1リード108を介してSDT層へ導くことが可能である。SDT層を通った後、センス電流サーキットは第2シールド154へ続いて流れる。センス電流が加えられている間、工程中における読取りセンサの抵抗レスポンスを決定するために、第1シ

ールド・ビア・プラグ156への適切なワイヤリングを介して、第1シールド及び第2シールド154の間の電圧差を監視できる。

【0035】以上、本発明の実施例をSDT読取りセンサに関連して詳述したが、互いに上下に重なり平行な複数の層の間における短絡の防止の恩恵を受け得る別の種類のCPP読取りセンサに関連して、本発明を実施できることを理解する必要がある。

【0036】理解を容易にする目的で、本発明をある程度詳しく説明したが、特定の変更及び修正を本発明の請求の範囲内で実施しても良い。従って、前記の実施例は例示目的であって、限定目的ではない。更に、本発明は本明細書に開示する詳細部分に限定されることなく、請求の範囲及びそれに等価な範囲内で変更し得る。

【図面の簡単な説明】

【図1】（A）は磁気ディスク・ドライブ組立体を部分的に破断して示す正面図である。（B）は（A）の1B-1B線における平断面図である。

【図2】磁気抵抗効果読取りセンサを組み込んだ読み書きヘッドの縦断面図である。

【図3】図2の読取り要素の断面図である。

【図4】本発明の一実施例に従うSDT読取りセンサの製造方法のフローチャートである。

【図5】本発明の一実施例に従う図4に示す中間多重層構造を製造する工程のフローチャートである。

【図6】（A）は本発明の一実施例に従う製造の1つの段階における部分的に製造されたSDT読取りセンサの平面図である。（B）は本発明の一実施例に従う（A）の部分的に製造されたSDT読取りセンサの断面図である。

【図7】（A）は本発明の一実施例に従う製造の1つの段階における部分的に製造されたSDT読取りセンサの平面図である。（B）は本発明の一実施例に従う（A）の部分的に製造されたSDT読取りセンサの断面図である。

【図8】（A）は本発明の一実施例に従う製造の1つの段階における部分的に製造されたSDT読取りセンサの平面図である。（B）は本発明の一実施例に従う（A）の部分的に製造されたSDT読取りセンサの断面図である。

【図9】（A）は本発明の一実施例に従う製造の1つの段階における部分的に製造されたSDT読取りセンサの平面図である。（B）は本発明の一実施例に従う（A）の部分的に製造されたSDT読取りセンサの断面図である。

【図10】（A）は本発明の一実施例に従う製造の1つの段階における部分的に製造されたSDT読取りセンサの平面図である。（B）は本発明の一実施例に従う（A）の部分的に製造されたSDT読取りセンサの断面図である。

【図11】(A)は本発明の一実施例に従う製造の1つの段階における部分的に製造されたS D T読取りセンサの平面図である。(B)は本発明の一実施例に従う(A)の部分的に製造されたS D T読取りセンサの断面図である。

【図12】(A)は本発明の一実施例に従う製造の1つの段階における部分的に製造されたS D T読取りセンサの平面図である。(B)は本発明の一実施例に従う(A)の部分的に製造されたS D T読取りセンサの断面図である。

【図13】本発明の一実施例に従う図12(B)の部分的に製造されたS D T読取りセンサの拡大断面図である。

【図14】(A)は本発明の一実施例に従う製造の1つの段階における部分的に製造されたS D T読取りセンサの平面図である。(B)は本発明の一実施例に従う(A)の部分的に製造されたS D T読取りセンサの断面図である。

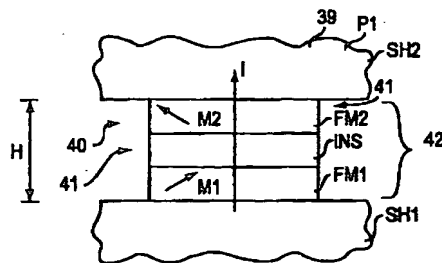
【図15】(A)は本発明の一実施例に従う製造の1つの段階における部分的に製造されたS D T読取りセンサの平面図である。(B)は本発明の一実施例に従う(A)の部分的に製造されたS D T読取りセンサの断面図である。

【符号の説明】

10…ドライブ  
12…エンクロージャ  
14…ディスク駆動モータ  
16…磁気ディスク  
18…アクチュエータ  
20…アーム  
22…サスペンション  
24…トランスデューサ  
32…読み取り要素  
34…書き込み要素  
35…平面  
39…中間層  
40…S D Tセンサ  
41…側壁

42…センサ層  
102…基板  
104…第1シールド  
106…絶縁層  
108…第1リード  
110…S D T多重層  
114…A F M層  
116…キャッピング層  
122…第1ピア・ホール  
124…第2ピア・ホール  
125…第1側壁  
126…第1フォトレジスト層  
127…第2側壁  
128…第2フォトレジスト層  
132…接続リード  
134…ハード・バイアス  
137…対向面  
140…第1境界面  
142…第2境界面  
144…第3境界面  
146…第4境界面  
150…絶縁層  
154…第2シールド  
156…第1シールド・ピア・プラグ  
158…ハード・バイアス・リード・ピア・プラグ  
A B S…ベアリング面  
F M 1…第1アクティブ層  
F M 2…第2アクティブ層  
I…センス電流  
I N S…中間層  
S 1…駆動スピンドル  
S 2…スピンドル  
S H 1…第1シールド  
S H 2…第2シールド  
T…全厚  
Z…後退距離  
 $\Delta R$ …増分電気抵抗

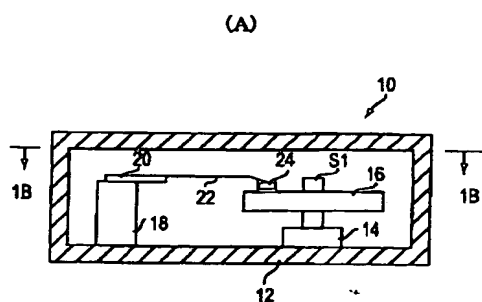
【図3】



(従来技術)

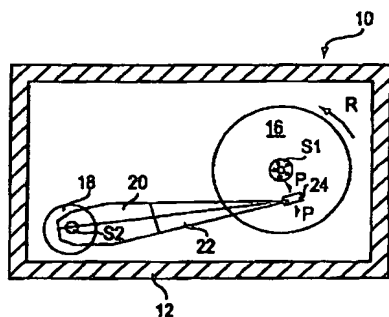


【図1】



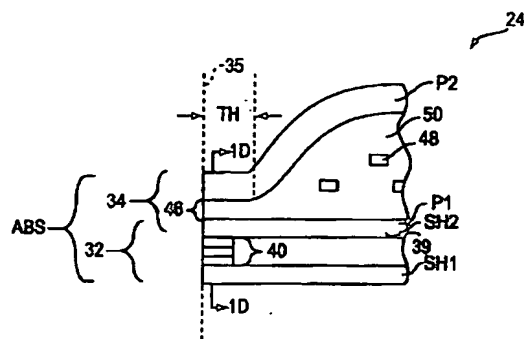
(従来技術)

(B)



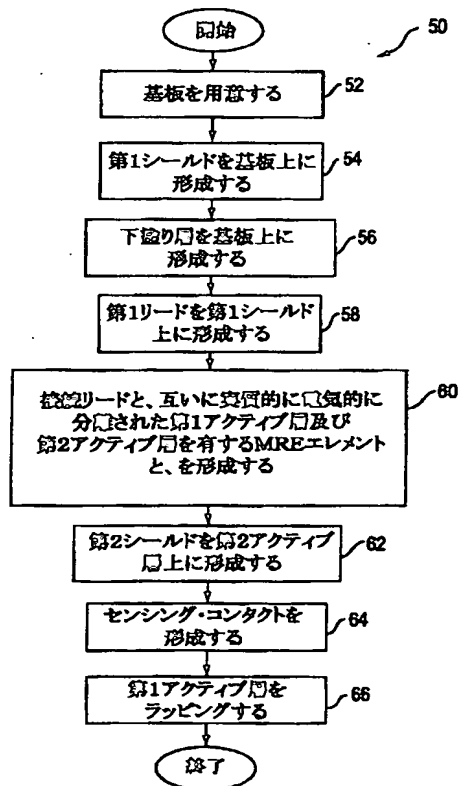
(従来技術)

【図2】

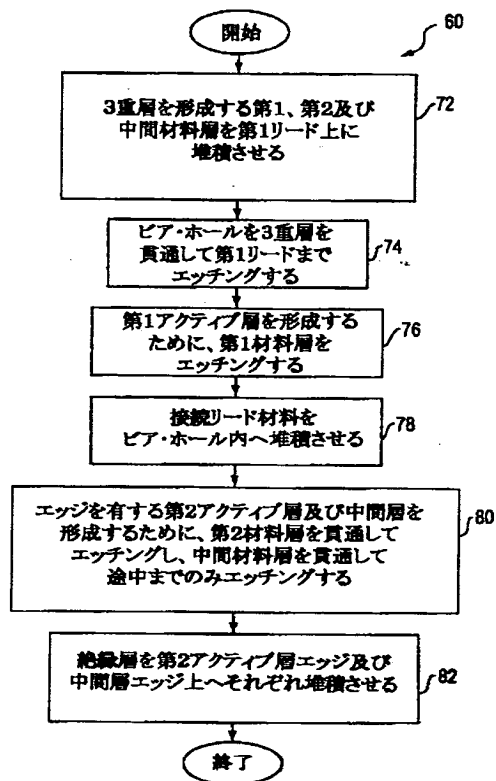


(従来技術)

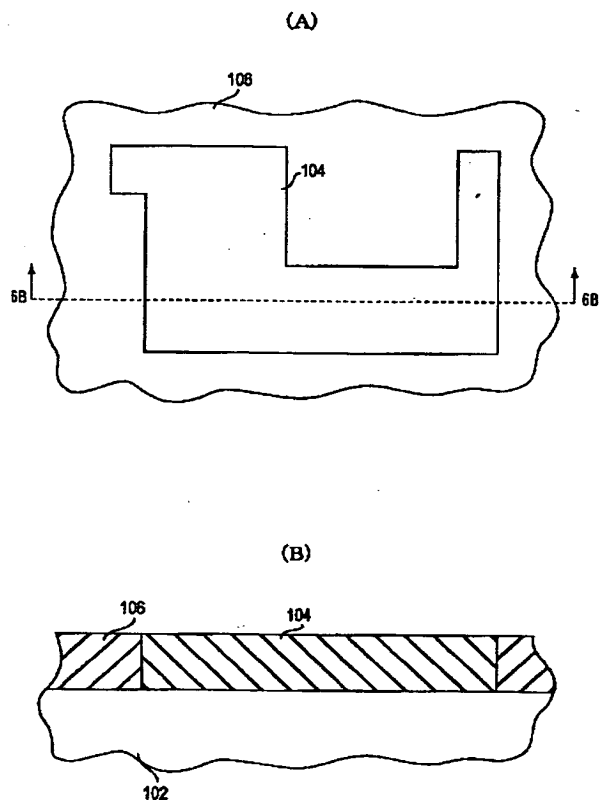
【図4】



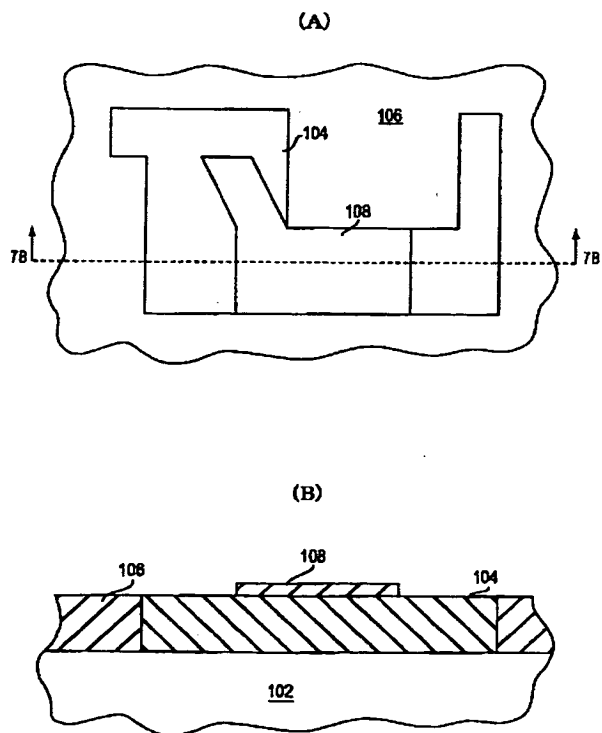
【図5】



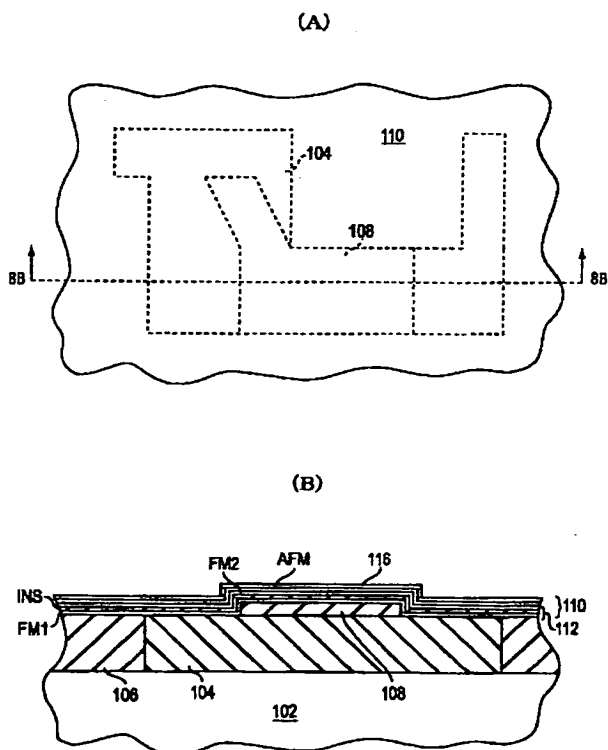
【図6】



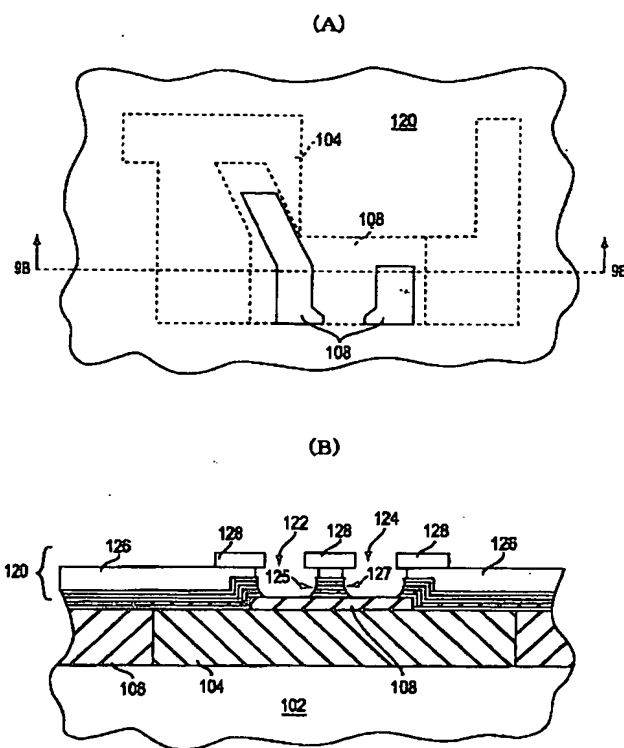
【図7】



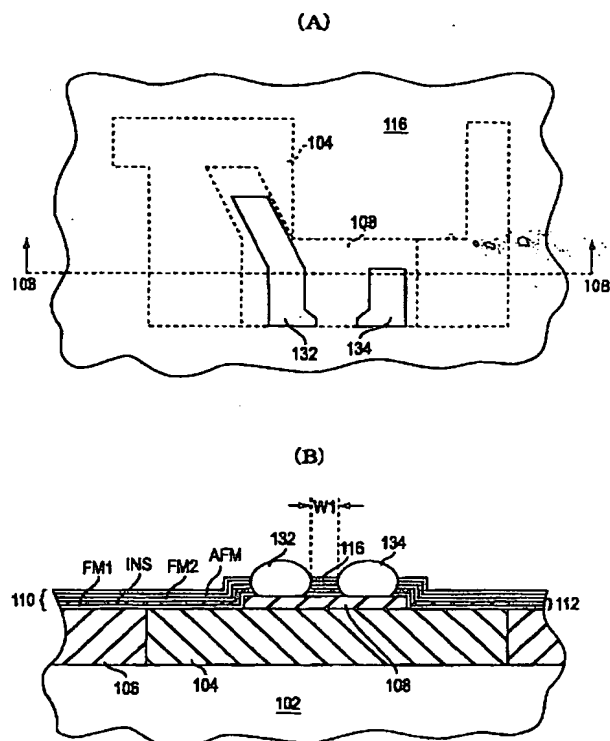
【図8】



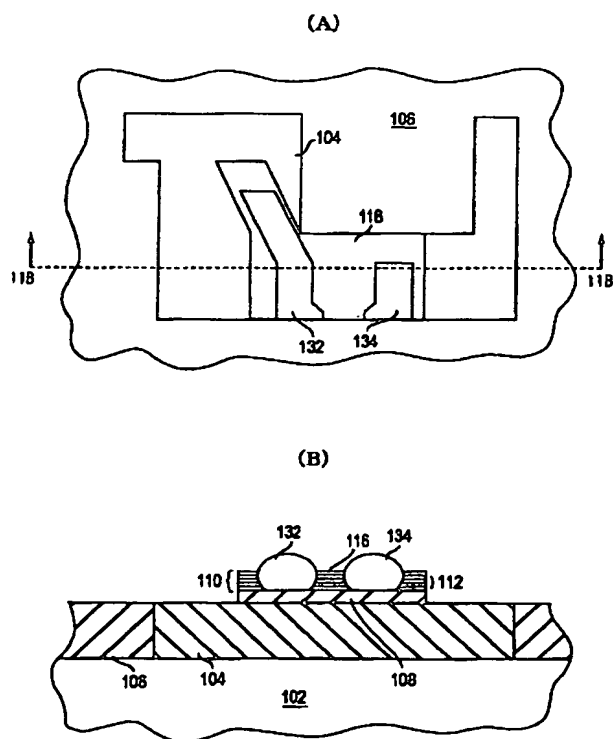
【図 9】



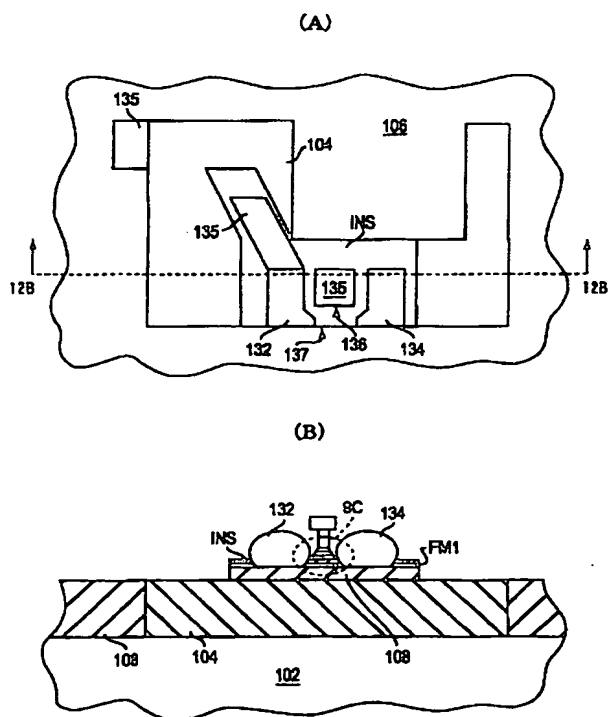
【図 10】



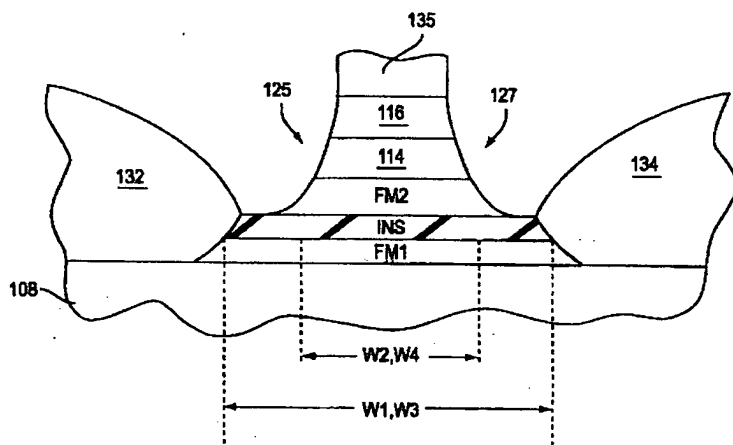
【図 11】



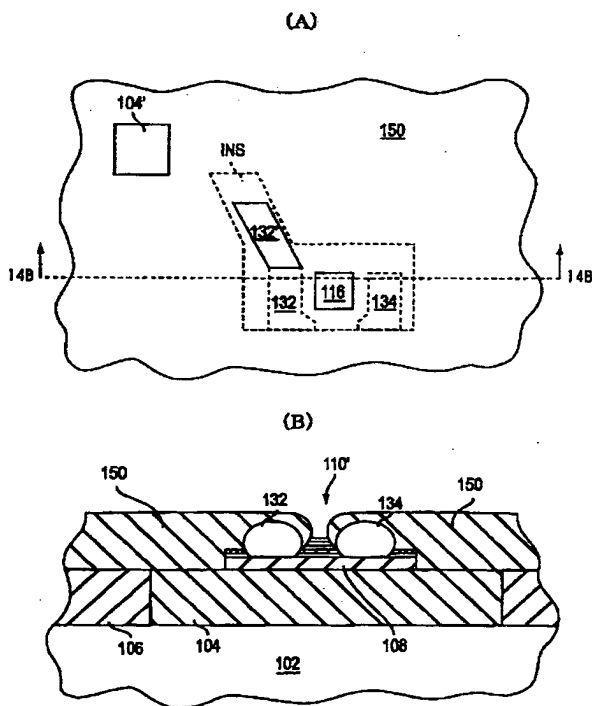
【図 12】



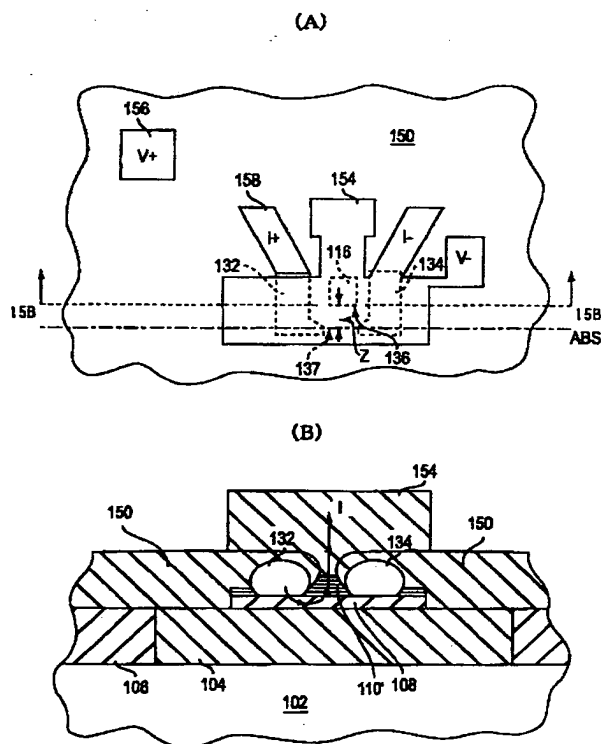
【図13】



【図14】



【図15】



フロントページの続き

(72) 発明者 チーフアング・ライ  
台湾 シンチュ 30043 クアング・フ・  
ロード, セクション2, 101, ナショナル  
ル・チング・ファ・ユニバーシティ, ディ  
パートメント オブ マテリアルズ サイ  
エンス アンド エンジニアリング

(72) 発明者 タイ・ミン  
アメリカ合衆国 カリフォルニア州95135  
サン・ホセ, マッキン・ウッズ・レイ  
ン, 4279

(72) 発明者   ズベイ・シ  
              アメリカ合衆国   カリフォルニア州95138  
              サン・ホセ, シャトー・ドウ・ラック,  
              3245

(72) 発明者   ビリー・ダブリュ・・クルー・ジュニア  
              アメリカ合衆国   カリフォルニア州95120  
              サン・ホセ, アラミトス・ロード,  
              23760   #33

【外国語明細書】

1 Title of Invention

METHOD AND APPARATUS FOR PROVIDING SPIN-DEPENDENT TUNNELING EFFECT IN READ HEADS

2 Claims

1. A tri-layer magnetoresistive effect sensor, comprising:

a first active layer having a first interface surface defined by a first width;

a second active layer substantially electrically isolated from said first active layer, having a second interface surface defined by a second width that is smaller than said first width, the second active layer being substantially electrically isolated from said first active layer; and

an intermediate layer located between said first active layer and said second active layer, said intermediate layer having a third interface surface that is proximate said first interface surface and that is defined by a third width that is substantially equal to said first width, and having a fourth interface surface that is proximate said second interface surface and that is defined by a fourth width that is substantially equal to said second width.

2. A tri-layer magnetoresistive effect sensor as recited in claim 1, wherein said first active layer has a first facing surface that provides an air bearing surface substantially perpendicular to said first and second active layers, and wherein said second active layer has a second facing surface that lies in a different plane than said air bearing surface.

3. A tri-layer magnetoresistive effect sensor as recited in claim 2, where

rein said first active layer and said second active layer are ferromagnetic, and said intermediate layer is formed of an electrically insulating material, such that a spin-dependent tunneling phenomenon can occur through said intermediate layer when a current is caused to flow between said first active layer and said second active layer.

4. A system for reading from and writing to magnetic media, said system comprising:

a read/write head including:

a write element for writing data to said magnetic media; and

a tri-layer magnetoresistive effect sensor coupled with said write element including:

a first active layer having a first interface surface defined by a first width;

a second active layer substantially electrically isolated from said first active layer, having a second interface surface defined by a second width that is smaller than said first width, the second active layer being substantially electrically isolated from said first active layer; and

an intermediate layer located between said first active layer and said second active layer, said intermediate layer having a third interface surface that is proximate said first interface surface and that is defined by a third width that is substantially equal to said first width, and having a fourth interface surface that is proximate said second interface surface and that is defined by a fourth width that is substantially equal to said second width.

5. The system as recited in claim 4, further comprising:

a disk-shaped magnetic media;

a disk drive motor having a drive spindle upon which said magnetic media is supported for rotation; and

a suspension system supporting said read/write head for movement over a surface of said magnetic media.

6. The system as recited in claim 4, wherein said first active layer and said second active layer are ferromagnetic and said intermediate layer is formed of an electrically insulating material.

7. A method of forming a magnetoresistive effect (MRE) device, comprising:

forming a first lead;

forming an MRE sensor, including:

depositing a plurality of layers over said first lead, including a first material layer and a second material layer that are substantially parallel to each other and separated by an intermediate material layer, such that a first surface of said first material layer is electrically coupled with and substantially parallel to said first lead; and

etching said plurality of layers such that said first material layer and said second material layer are substantially electrically isolated from each other; and

forming a second lead electrically coupled with and substantially parallel to a second surface of said second material layer.

8. The method as recited in claim 7, wherein said etching said plurality of layers includes etching through said second material layer and only part way through said intermediate material layer such that said first material layer and said second material layer are substantially electrically isolated from each other.



9. The method as recited in claim 7, wherein said first surface has a first width that is greater than a second width of said second surface.

10. The method as recited in claim 7, wherein said depositing said plurality of layers comprises:

depositing said first material layer;

depositing said intermediate material layer over said first material layer; and

depositing a second material layer over said intermediate material layer.

11. The method as recited in claim 7, wherein forming said MRE sensor further includes:

patterning said sensor layers a first time, thereby forming a via hole to said first lead, said via hole being at least partially defined by a non edge of said sensor layers that was exposed through said patterning; and

depositing lead material into said via hole, said lead material being in contact with each of said sensor layers along said edge of said sensor layers, wherein said etching said plurality of layers etches a portion of said edge, thereby forming said MRE sensor adjacent to a remainder of said edge.

12. The method as recited in claim 11, further comprising etching said lead material while etching said plurality of layers.

13. The method as recited in claim 11, wherein etching said plurality of layers comprises:

milling said second material layer and only a part of said intermediate material layer without milling said first material layer.

14. The method as recited in claim 11, wherein etching the plurality of layers includes a use of a bi-layer resist technique.

15. The method as recited in claim 13, wherein said milling said second material layer includes patterning said second material layer to have a front edge that is recessed from a front edge of said first material layer.

16. The method as recited in claim 14, wherein the bi-layer resist technique comprises:

depositing a first photoresist layer over said plurality of layers;

depositing a second photoresist layer over said plurality of layers;

patterning said first photoresist layer and said second photoresist layer to form a particular structure over a portion of said plurality of layers that is adjacent to said edge of said plurality of layers; and

milling said second material layer and a part of said intermediate material layer near said edge of said plurality of layers, without removing any portion of said first material layer during said milling.

17. The method as recited in claim 15, further comprising lapping substantially in a plane that is substantially perpendicular to said first material layer, said intermediate material layer, and said second material layer, while substantially avoiding lapping of said second material layer.

18. A method for forming a magnetoresistive effect device, comprising:

forming a first shield on a substrate, said first shield having a thickness;

forming an undercoat layer on said substrate, while leaving a first shield surface exposed;

forming a first lead above and in electrical contact with said first shield surface;

depositing a first material layer, an intermediate material layer, and a second material layer over said first lead;

forming a first active layer from said first material layer, said first active layer having a width and having an edge;

depositing a connecting lead having a portion of a surface in immediate contact with an edge of said first active layer, and having a second portion of said surface electrically connected to said first lead;

exposing portions of said shield;

removing portions of said intermediate material layer to form an intermediate layer having an edge, said removing being through a thickness of said intermediate material layer that is less than a total thickness of said intermediate material layer;

removing portions of said second material layer to form a second active layer having an edge, having a width that is smaller than said width of said first active layer and having a facing edge that lies in a plane that is substantially perpendicular to said second active layer;

depositing another insulating layer in immediate contact with said edge of said second active layer and said edge of said intermediate layer;

forming a second shield over said second active layer, and electrically connected to said second active layer; and

forming a sealing contact that is electrically connected to said first shield and electrically isolated from said second shield.

19. The method as recited in claim 18, further comprising:

lapping said first active layer and said intermediate layer in a plane that is substantially perpendicular to said first active layer, to said second active layer, and to said intermediate layer, to define an air bearing surface in a plane that is substantially different than a plane of said facing edge of said second active layer.

### 3 Detailed Description of Invention

#### BACKGROUND OF THE INVENTION

This invention relates generally to magnetic disk drives, more particularly to magnetoresistive (MR) read heads, and most particularly to spin-dependent tunneling (SDT) read sensors and methods of making the same.

Magnetic disk drives are used to store and retrieve data for digital electronic apparatuses such as computers. In Figs. 1A and 1B, a magnetic disk drive 10 of the prior art includes a sealed enclosure 12, a disk drive motor 14, a magnetic disk 16, supported for rotation by a drive spindle S1 of motor 14, an actuator 18 and an arm 20 attached to an actuator spindle S2 of actuator 18. A suspension 22 is coupled at one end to the arm 20, and at its other end to a read/write head or transducer 24. The transducer 24 typically includes an inductive write element with a sensor read element (shown in Figure 1C). As the motor 14 rotates the magnetic disk 16, as indicated by the arrow R, an air bearing is formed under the transducer 24 causing it to lift slightly off of the surface of the magnetic disk 16, or, as it is termed in the art, to "fly" above the magnetic disk 16. Various magnetic "tracks" of information can be read from the magnetic disk 16 as the actuator 18 causes the transducer 24 to pivot in a short arc as indicated by the arrows P. The design and manufacture of magnetic disk drives is well known to those skilled in the art.

Figure 1C depicts a cross-sectional view of a magnetic read/write head 24 including a read element 32 and a write element 34, which is typically an inductive write element. Exposed edges of the read element 32 and the write element 34 define an air-bearing surface ABS, along a plate 25, which faces the surface of the magnetic disk 16.

Read element 32 includes a first shield SH1, an intermediate layer 38 which serves as a second shield SH2, and a read sensor 40 located between the first shield SH1 and the second shield SH2. Read elements commonly make use of a phenomenon termed the magnetoresistive effect (MRE), where the electrical resistance  $R$  of the read sensor 40 changes with exposure to an external magnetic field, such as magnetic fringing flux from magnetic disk 16. The incremental electrical resistance  $\Delta R$  is detected by using a sense current that is passed through the read sensor 40 to measure the voltage across the read sensor 40. The precision and sensitivity of the read sensor in sensing the magnetic fringing flux increases as the ratio of  $\Delta R/R$  increases. Also, larger resistances result in larger voltages measured across the read sensor 40 which, in turn, results in greater effectiveness of the read sensor. Thus, it is desirable to maximize both the output voltage and  $\Delta R/R$ .

Types of magnetoresistive effects utilized in the read sensor 40 include the anisotropic magnetoresistive (AMR) effect and the giant magnetoresistive (GMR) effect. A particular type of effect is the spin dependent tunneling (SDT) effect, which can be used in an SDT sensor. A schematic of such an SDT sensor is illustrated by the read sensor 40 in Figure 1D. As is shown, the SDT read sensor 40 can include a tri-layer, sometimes referred to as a tri-layer tunnel junction, having a first ferromagnetic (FM) layer FM1 and a second ferromagnetic layer FM2, which are separated by an insulating layer INS. These layers are oriented substantially parallel to the shields SH1 and SH2. Thus, when the sense current  $I$

s injected to the SOT read sensor 40 between the shields SH1 and SH2, the current can travel substantially perpendicular to the layers FMI, FM2, and INS. In other words, the SOT read sensor can operate in current perpendicular to plane (CPP) mode.

In the SOT read sensor 40, the ferromagnetic layers FMI and FM2 can act as electrodes between which the sense current  $I$  passes through the insulating layer INS, which is sometimes referred to as the tunnel barrier.

The relative directions of the magnetizations  $M1$  and  $M2$  of the ferromagnetic layers FMI and FM2, respectively, can be influenced by external magnetic fields, thereby changing the resistance of the SOT read sensor 40, which can be detected with the sense current  $I$ . More specifically, when the magnetization of one of the ferromagnetic layers is anti-parallel to that of the other ferromagnetic layer the SOT effect results in a higher resistance across the SOT read sensor, with a lower resistance being experienced when  $M1$  and  $M2$  are parallel to each other. Typically, SOT read sensors exhibit  $\Delta R/R$  of up to 18-30% and output voltages higher than 10 mV, which is higher than that produced with many other types of MR read sensors. Thus, while advances in magnetic disk and drive technology are resulting in magnetic media that have increasingly higher area density, corresponding increasing read sensor performance needs can be met by the higher  $\Delta R/R$  and higher output voltages of SOT read sensors.

The SOT read sensor 40 can be formed by successive deposition over a first lead (here the first shield SH1) of different materials to form the first FM layer FMI, the insulating layer INS, and the second FM layer FM2. Because the SOT read sensor is operated in CPP mode, the  $\Delta R/R$  is particularly sensitive to the interfaces between the layers of the SOT read sensor (interlayer interfaces). To provide interlayer interfaces with minimal pin holes and impurities, and therefore higher  $\Delta R/R$ , FMI, FM2, and INS can be successively deposited in a one-pump-down process.

The sensor layers 42 are then etched using typical processes to form the FM1, FM2, and INS. over which a second lead, here the second shield S H2, is deposited. Such etching is needed to provide suitable read sensor dimension control to meet increasingly high magnetic media area densities. Unfortunately, if the etching is performed after all three materials have been deposited in a one-pump-down process, material which has been etched away from one of the three layers can redeposit on the exposed remaining portions of the other layers (along the sidewalls 41). This can often result in the redeposition of portions of the first and/or second ferromagnetic layers such that an undesirable electrical path, or short circuit, is formed between FM1 and FM2 along the sidewalls 41. With such a short circuit path, the SDT sensor 40 may not effectively produce the spin-dependent tunnelling phenomenon, and therefore exhibits reduced sensor effectiveness. Theoretically, short circuits could be minimized through the use of complex, expensive, and/or time-consuming processes to limit such redeposition, however, this would not be cost-effective for commercial production of SDT read sensors.

Later in the fabrication process, the layers of the SDT sensor 40 are sapped substantially perpendicularly to the sensor layers 42 to form the air bearing surface ABS. Unfortunately, during this process, material from a facing (or front) surface (or edge) of one of the various layers can be smeared over the other layers. If the material from FM1 and/or FM2 is smeared between the two layers, such material can also form an undesirable short circuit path between them. Further, as the read sensor 40 thickness H becomes increasingly smaller, to accommodate higher area densities, FM1 and FM2 may become closer together, thereby increasing the likelihood of smearing between them. As can be understood by those skilled in the art, the problems of edge redeposition and smearing, and the concomitant reductions in read performance, can also be encountered in

in the fabrication of other read sensors that operate in CPP mode.

Therefore, to provide the benefits of the spin-dependent tunneling effect in a read sensor, a read sensor and a method for making the same are desired which have a high degree of interlayer interface control while avoiding the formation of short circuit paths between conductive layers of the read sensor. Also, it is desired that such a read sensor be fabricated less expensively and more quickly while using current read sensor process technologies. Further, to meet increasingly higher magnetic media area density, such a read sensor is desired to be fabricated with a high degree of read sensor dimension control.

#### SUMMARY OF THE INVENTION

The present invention provides an SDT read sensor and method for making the same that provides higher performance while simultaneously utilizing less costly and less complex fabrication processes. This is accomplished by providing an SDT read sensor having substantially no short circuit paths between the two ferromagnetic layers, and that is formed by a method that involves simple and few operations.

According to an embodiment of the present invention, a trilayer magnetoresistive effect sensor includes a first active layer, a second active layer, and an intermediate layer located between the first active layer and the second active layer. Advantageously, the first active layer is substantially electrically isolated from the second active layer, thus substantially avoiding an electrical short circuit between the first active layer and the second active layer. In a particular embodiment, the first active layer has a first interface surface defined by a first width, the second active layer has a second interface surface defined by a second width that is smaller than the first width, and the intermediate layer has a third interface surface that is proximate the first interface



surface and that is defined by a third width that is substantially equal to the first width. Further, the intermediate layer has a fourth interface surface that is proximate the second interface surface and that is defined by a fourth width that is substantially equal to the second width.

In another embodiment of the present invention, a system for reading from and writing to magnetic media includes a read/write head including a write element for writing data to the magnetic media, and a tri-layer magnetoresistive effect (MRE) sensor, as described above, that is coupled with the write element and used for reading data from the magnetic media. In such a system, the tri-layer MRE sensor provides greater precision and sensitivity in reading data. In a particular aspect of the invention, a first active layer facing surface and an intermediate layer facing surface of the tri-layer MRE sensor are substantially in a same plane that provides an air bearing surface, while a second active layer facing surface lies in a different plane.

In yet another embodiment of the present invention, a method for forming a magnetoresistive effect (MRE) device includes forming a first lead, forming an MRE sensor electrically coupled with the first lead, and a second lead that is electrically coupled with the MRE sensor. The MRE sensor includes a first active layer having a first outer surface that is electrically coupled with and substantially parallel to the first lead, and a second active layer having a second outer surface that is electrically coupled with and substantially parallel to the second lead and that is separated from the first active layer by an intermediate layer. In addition, a width of the first active layer is greater than a width of the second active layer. Further, an electrical path exists between the first lead and second lead, that travels substantially perpendicularly through the first active layer, intermediate layer, and second active layer.

er. Preferably, the forming of the MRE sensor includes depositing a first material layer, depositing an intermediate material layer over the first material layer, and then depositing a second material layer over the intermediate material layer. The second material layer and the intermediate material layer are etched, with the etching being stopped before the etching etches the first material layer.

The various embodiments of the present invention enable the reading of magnetic media at higher performance levels. Further, these advantages are gained while maintaining low manufacturing time, cost, and complexity. More specifically, the various embodiments of the present invention provide for a CPP mode read sensor having submicron geometries that can be formed quickly and inexpensively. Even more specifically, a SDT read sensor is provided by the various embodiments of the present invention. In some embodiments, a method for forming the read sensor results in substantially no undesirable shorting between layers of the read sensor.

These and other advantages of the present invention will become apparent to those skilled in the art upon a reading of the following descriptions of the invention and a study of the several figures of the drawing.

#### DETAILED DESCRIPTION OF THE EMBODIMENTS

Figures 1A-1D were described previously in a discussion of the prior art. Figure 2A depicts a flowchart of a fabrication method 80 for forming an SDT sensor according to an embodiment of the present invention. After providing a substrate in operation 82, a first shield is formed on the substrate in operation 84. While other materials can be used, the substrate can be formed of Si, while the first shield is formed of NiFe, for example. The first shield can be formed in operation 84 through any appropriate method known to those skilled in the art, such as plating, sputtering, or the like.

r film deposition followed by etching in the form of ion milling, for example.

In operation 56, an undercoat layer is formed over the substrate by first depositing electrically insulating material over the substrate and the first shield. The undercoat layer can be formed of materials such as  $\text{Al}_2\text{O}_3$ ,  $\text{AlN}$ , or  $\text{SiO}_2$ . The undercoat layer is then preferably planarized through a known process such as chemical-mechanical polishing (CMP), exposing the first shield in the process. A first lead is formed above the first shield in operation 58. This first lead can be formed of a suitable conductive material, such as Au, Cu, or Ta, among others. While various processes can be used to form the first lead, in one process a layer of lead material is deposited over the first shield and undercoat layer. The lead material is then etched to form the first lead using known methods such as ion milling in conjunction with a patterned photoresist layer. Alternatively, with appropriate modification of the below-described operations, the first shield can operate as a lead, without the addition of the first lead.

In operation 60, a connecting lead is formed along with an MRE sensor having a first active layer and a second active layer that are substantially electrically isolated from each other except through an intermediate layer between the two. In operation 62, a second shield is formed over the second active layer. Among other appropriate methods, the second shield can be formed by depositing shield material over the MRE sensor and then etching the shield material with a known process such as ion milling with a patterned photoresist mask. A sensing contact is formed in operation 64, and is electrically connected to the first shield while being electrically isolated from the second shield.

The formation of the connecting lead and MRE sensor in operation 59 of Figure 2A is further detailed in Figure 2B. In operation 72, first, se

cond, and intermediate material layers are deposited over the first lead to form a tri-layer. Although this deposition can be performed in various suitable known methods, it is preferable that all three layers be deposited in a one-pump-down process known to those with skill in the art.

Using such a process enhances the interlayer interfaces between the three layers by, for example, minimizing the inclusion of impurities or pin holes in the interfaces. Such a process is preferable because the magnetoresistive ratio ( $\Delta R/R$ ), and therefore overall performance, of the CPP read sensor is particularly sensitive to these interlayer interfaces.

To produce a spin-dependent tunneling phenomenon, the first and second material layers are ferromagnetic, while the intermediate material layer is formed of an electrically insulating material. For example, the first and second material layers can be formed of NiFe, CoFe, Co, Fe, or other ferromagnetic materials, while the intermediate material layer can be formed of  $Al_2O_3$ , AlN, BN, NiO, Si, SiC, or other insulating materials. Also, while the first and second material layers are in the range of about 1000 angstroms to about 20,000 angstroms thick, the intermediate layer thickness is in the range of about 10 angstroms to about 20 angstroms.

A via hole is etched through the tri-layer to the first lead in operation 74. The via hole can be etched in any appropriate known method such as ion milling through a patterned photoresist layer. However, preferably, the via hole can be etched using ion milling through a bilayer resist structure that is appropriately patterned to achieve a desired via hole shape. Another via hole also can be etched through the tri-layer to the first lead, in this or a separate operation, at some distance away from the first via hole. In operation 76, the first material layer is etched to form a first active layer with an edge. The etching of operation

on 76 can be performed at the same time as the etching of operation 74.

During operation 76, the second and intermediate material layers can also be etched, thereby exposing edges of the second and intermediate material layers which, together with the first active layer edge, form a sidewall. Redeposition can occur during the etchings, such that the first material layer and second material layer are electrically connected along the sidewall. Connecting lead material is deposited into the via hole in operation 78. This material can be formed of various suitable conductive materials. In addition, hard bias materials, such as high-coercivity CoCrPt, can be used to additionally provide biasing of the read sensor layers.

In operation 80, the second material layer is etched so as to form a second active layer with an edge, while the intermediate material layer is etched only part way through a total thickness of the intermediate material layer, thereby forming an intermediate layer having an edge. This etching removes material at the edges of the second active layer and the intermediate layer such that there is substantially no electrical connection between the first active layer and the second active layer at the sidewall. Operation 82 includes depositing an insulation layer over the second active layer edge and over the intermediate layer edge. In this way, while electric current can pass between the first active layer and the second active layer through the intermediate layer, the second active layer is substantially electrically isolated from the first active layer, or, in other words, there is substantially no short circuit path between them.

Figures 3 through 11 depict an SDT sensor in accordance with an embodiment of the present invention at various stages of fabrication, using a method according to an embodiment of the present invention. Figure 3A and Figure 3B depict a plan view and cross-sectional view, respectively,

of a substrate 102 covered by a first shield 104 and a planarized undercoat layer 106. The substrate 102 can be formed of any appropriate nonconductive material such as silicon oxide. The first shield 104 is formed of any appropriate magnetic material such as NiFe. The first shield 104 can be defined by any known process such as applying a patterned photoresist layer over the substrate 102 and then plating the first shield material onto the substrate 102. Alternatively, a first shield material can be sputtered onto the substrate 102 and then etched using ion milling. The undercoat layer 106 is formed by depositing undercoat material, such as  $\text{Al}_2\text{O}_3$ ,  $\text{SiO}_2$ , or other appropriate insulating material, and then planarizing the undercoat material to expose the first shield 104. The planarization of the undercoat material can be achieved using CMP processes, or other appropriate processes known in the arts.

Figures 4A and 4B depict, in plan and cross-sectional views, respectively, a first lead 108 formed over the first shield 104. The first lead 108 can be formed of suitable conductive material such as gold (Au), copper (Cu), or tantalum (Ta). Further, the first lead 108 can be defined by the deposition of a full film of the lead material followed by etching such as ion milling. Figures 5A and 5B show a spin-dependent tunneling (SDT) multilayer 110 overlying the first shield 104, the planarized undercoat layer 106, and the first lead 108. As depicted in Figure 5B, the SDT multilayer 110 includes an SDT trilayer 112, above which an antiferromagnetic (AFM) layer 114, and a capping layer 116 lie. The SDT trilayer 112 includes a first magnetic layer, FM1 in contact with the planarized undercoat layer 106, the first shield 104, and the first lead 108. In addition, the SDT trilayer 112 includes a second ferromagnetic layer FM2, which is separated from the first ferromagnetic layer FM1 by an insulation layer, INS. In such a configuration, the AFM layer functions to pin the magnetization of the second ferromagnetic layer FM2, which

is, therefore, a plated layer. While other processes can be used, preferably the SDT multilayer layers are sputter deposited in a one-pump-down fashion without breaking the vacuum. Such deposition can produce preferable interlayer interfaces.

Figures 6A and 6B depict a patterned bi-layer photoresist 120, as well as a first via hole 122 and a second via hole 124 which are formed by etching through the patterned bi-layer photoresist 120. This type of bi-layer photoresist configuration aids the removal of the photoresistive material after hard bias material is deposited, as described below. The patterned bi-layer photoresist 120 can be formed by any suitable known method that results in the stepped pattern with undercut shown in Figure 6B. For example, a first photoresist layer 126 can be deposited over the SDT multilayer 110, over which a second photoresist layer 128 is deposited. Different materials can be chosen for the first photoresist layer 126 and the second photoresist layer 128, such that upon exposure, the two layers react differently and are removed at different rates from each other. With the patterned bi-layer photoresist 120, ion milling forms the first via hole 122 and second via hole 124 through the SDT multilayer 110 to expose the first lead 108. This etching also exposes a first sidewall (or edge) 125 and a second sidewall (or edge) 127 of the SDT multilayer 110 that form portions of the boundaries of first and second via holes 122, 124, respectively. In addition, a width W1 of a portion of FMI that lies between the first and second via holes 122, 124 is defined.

Alternatively, an image reversal process can be used to form the first via hole 122 and the second via hole 124. Thus, at this point in the fabrication, from a plan view, the patterned bi-layer photoresist 120 and exposed portions of the first lead 108 can be seen as depicted in Figure 6A. The remaining portion of FMI forms a first active layer.

Figures 7A and 7B show material deposited into the first via hole 122

and into the second via hole 124 to form a hard bias lead, or connecting lead, 132 and a hard bias 134, respectively. While the patterned bi-layer photoresist 120 is in place during the deposition of the hard bias lead 132 and hard bias 134 material, after this deposition the patterned bi-layer photoresist 120 is removed. Thus, in plan view, as can be seen in Figure 7A, the top of the SBT multilayer 110, or the capping layer 116, can be seen along with the hard bias lead 132 and the hard bias 134.

As can be seen in Figure 7B, the hard bias lead 132 is contiguous with the SBT tri-layer 112 along the first sidewall 125, while the hard bias 134 is contiguous with the SBT tri-layer along the second sidewall 126.

As is shown in Figures 8A and 8B, the SBT multilayer 110 is etched, thereby defining a shape of the first ferromagnetic layer FM1. Again, this etching can be performed with known processes such as the use of photoresist that is patterned and then used in conjunction with ion milling.

Although not shown in Figure 8B, other sidewalls of the SBT multilayer are formed during this etching. After the etching and removal of any used photoresist, Figure 8A shows that in plan view, the hard bias lead 132, the hard bias 134, the upper capping layer of the SBT multilayer 110, the first shield 104, and the planarized undercoat layer 106 can be seen.

As is depicted in Figures 9A and 9B, another bi-layer photoresist 135 is formed over a portion of the SBT multilayer 110, a portion of the hard bias lead 132, and a portion of the first shield 104. With the bi-layer photoresist 135 in place over the SBT multilayer 110, the SBT multilayer 110 is etched, for example by ion milling. By using the bi-layer photoresist 135 over the SBT multilayer 110, or other suitable method, a portion of the SBT multilayer 110 remains intact, while in all other areas, the capping 116, AFM 114, and FM2 layers are removed, exposing the IN



S layer.

Figure 9C is an enlarged view further illustrating the result of this etching in the area of the first and second sidewalls 125 and 127. While the first and second sidewalls 125 and 127 are shown to exemplify the results of the etching, of course similar results are achieved in the areas of the other sidewalls of the SDT multilayer 110 that are not shown in Figure 9C. Due to the stepped and undercut nature of the bi-layered photoresist 135 formed above the SDT multilayer, portions of the capping, AFM, and ferromagnetic layer FM2 between the first and second sidewalls 125, 127 remain intact, with that portion of FM2 that remains forming a second active layer. As can be seen in Figure 9A, the second active layer then has a facing (or front) surface (or edge) 136 that lies in a substantially different plane than that of a facing surface 137 of the first active layer. In addition, the etching is halted before etching is accomplished through an entire thickness T of the insulation layer, INS, a remaining portion of which forms an intermediate layer. Thus, because the FM1 layer is not exposed during the etching, there can be substantially no redeposition of etched FM2 material that could connect the FM1 and FM2 layers. In this way, while electric current can pass between the first active layer FM1 and the second active layer FM2 through the intermediate layer INS, the second active layer FM2 is substantially electrically isolated from the first active layer FM1, or, in other words, there is substantially no short circuit path between them.

In a particular embodiment of the present invention, the endpoint of the etching can be determined by monitoring the milling rate of the SDT layers. Through testing, the milling rates are determined for the particular materials of FM2 and INS that are to be used. From these milling rates, an algorithm can be devised for determining how much longer to etch given particular milling rates observed during fabrication. Thus, a

uring fabrication, the milling rate of the SDT layers is monitored, and milling is stopped based upon the detected milling rate and the empirically devised algorithm. Also, when the materials used in FM2 and INS have significantly different milling rates, as is the case between NiFe and AlN, the change in milling rates is more easily and more quickly recognized, facilitating precise etch end-point detection.

After this etching, which does not extend to the FM1 layer, a first interface surface 140 of FM1 between the first and second sidewalls 125, 127 has a first width W1, while a second interface surface 142 of FM2 between the first and second sidewalls 125, 127 has a second width W2 that is smaller than the first width W1. Further, the INS, or intermediate layer, has a third interface surface 144 with a third width W3 that is substantially equal to the first width W1, and a fourth interface surface 146 with a fourth width W4 that is substantially equal to the second width W2. Of course, alternative etching methods could be used which would etch only part way through the INS layer as described above, but which could result in different relative widths of the above described interface surfaces than those shown in Figure 9B.

Figures 10A and 10B show the addition of an insulation layer 150 deposited over the SDT multilayer 110, the hard bias lead 132, the hard bias 134, the first shield 104, and the insulation layer 106 while the second bi-layer photoresist portions were still in place. After removal of the second bi-layer photoresist, a first shield portion 104', a hard bias lead portion 132', and an SDT multilayer portion 110' are exposed through the insulation layer 150. Thus, as shown in Figure 11A and 11B, a second shield 154 can be formed in contact with and overlying the SDT multilayer portion 110'. The second shield 154 is formed of any suitable conductive material and can be formed by first depositing an NiFe seed layer and mask, e.g., a photoplatting dam (not shown), after which the second

shield 154 is plated. Similarly, and potentially during the same process steps, a first shield via plug 156 and a hard bias lead via plug 158 can be formed. The mask and seed layer are then removed to expose the insulation layer 150.

After additional fabrication forms a write element 34 overlying the SDT multi-layer (not shown), the read/write sensor is lapped to form an air bearing surface ABS that is substantially perpendicular to the SDT layers and substantially parallel to the viewing plane 11B-11B. With appropriate location of the bi-layer photoresist shown in Figure 9B, and lapping to a correspondingly appropriate plane, the FM2 facing surface 136 can be recessed relative to the ABS (and thereby relative to the first active layer FM1 facing surface 137). In this way, FM2 is not lapped and thus smearing of the FM2 material is avoided during lapping to thereby avoid forming a short circuit between FM1 and FM2. Also, there is no opportunity for corrosion of FM2 through exposure at the ABS. In addition, for appropriate recess distances  $Z$ , even though the recessed location of the pinned layer FM2 affects the free layer FM1 magnetization, the corresponding percentage reduction in SDT sensor sensitivity is small. More specifically, although the sensing area is reduced by this recessed design, the intrinsic high resistance and high  $\Delta R/R$  of the SDT sensor can compensate for the reduced signal. For example, assuming an SDT  $\Delta R/R$  of about 20%, it has been calculated that with  $Z$  about  $0.2 \mu\text{m}$ , the free layer tilts about  $7^\circ$  different than if  $Z = 0$ , the reduction in sensitivity is less than about 15%. Comparing such performance with an AMR assumed to have a  $\Delta R/R$  of about 2%, the recessed design SDT sensor still exhibits significantly greater sensitivity.

The SDT read/write sensor thus fabricated, then can be incorporated with a suspension system that can support the read/write head for movement over a surface of a magnetic media, and a disk drive motor that has a

rive spindle upon which such a magnetic media is supported for rotation as illustrated in Figures 1A and 1B. With appropriate wiring, a sensing current I can be introduced to the SDT layers via hard bias lead via plug 158, the hard bias lead 132, and the first lead 106, as can be understood with reference to Figures 11A and 11B. The sensing current circuit continues to the second shield 154 after passing through the SDT layers. While the sensing current is applied, the voltage difference between the first shield, via appropriate wiring to the first shield via plug 156, and the second shield 154 can be monitored to determine the resistive response of the read sensor during operation.

While embodiments of the present invention have been described in the context of an SDT read sensor, it should be understood that the present invention can also be practiced in the context of other types of CPP read sensors that can benefit from substantially avoiding short circuits between parallel layers that overlie one another.

Although the foregoing invention has been described in some detail for purposes of clarity of understanding, it will be apparent that certain changes and modifications may be practiced within the scope of the appended claims. Accordingly, the present embodiments are to be considered as illustrative and not restrictive, and the invention is not to be limited to the details given herein, but may be modified within the scope and equivalents of the appended claims.

#### 4 Brief Description of Drawings

Figure 1A is a partial cross sectional front elevation view of a magnetic disk drive assembly;

Figure 1B is a top plan view along line 1B-1B of Figure 1A;

Figure 1C is a cross-sectional side view of a read-write head incorporating a magnetoresistive effect read sensor;

Figure 1D is a cross-sectional view of the read element of Figure 1C:

Figure 2A is a flow chart of a method of forming an SBT read sensor, according to an embodiment of the present invention;

Figure 2B is a flow chart of the operation of forming an intermediate multi-layer construction shown in Figure 2A, according to an embodiment of the present invention;

Figures 3A, 4A, 5A, 6A, 7A, 8A, 9A, 10A, and 11A are plan views of a partially fabricated SDT read sensor at various stages of fabrication, according to an embodiment of the present invention.

Figures 3B, 4B, 5B, 6B, 7B, 8B, 9B, 10B, and 11B are cross-sectional views of the partially fabricated SDT read sensor of Figures 3A, 4A, 5A, 6A, 7A, 8A, 9A, 10A, and 11A, respectively, according to an embodiment of the present invention; and

Figure 9C is an enlarged cross-sectional view of the partially fabricated SDT read sensor of Figure 9B, according to an embodiment of the present invention.

FIG. 1A (Prior Art)

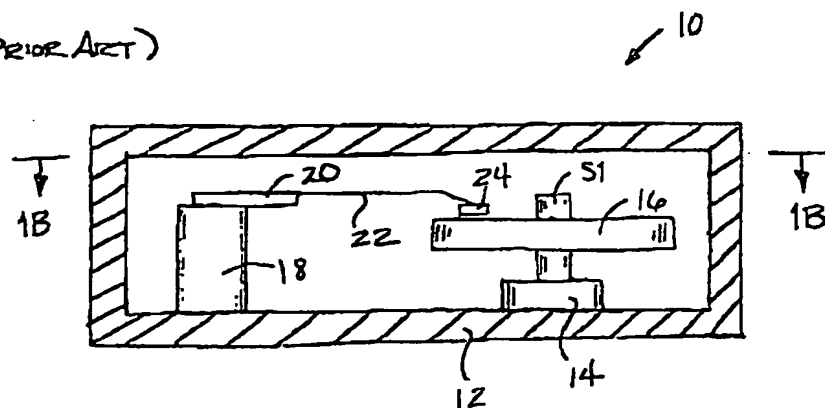


FIG. 1B (PRIOR ART)

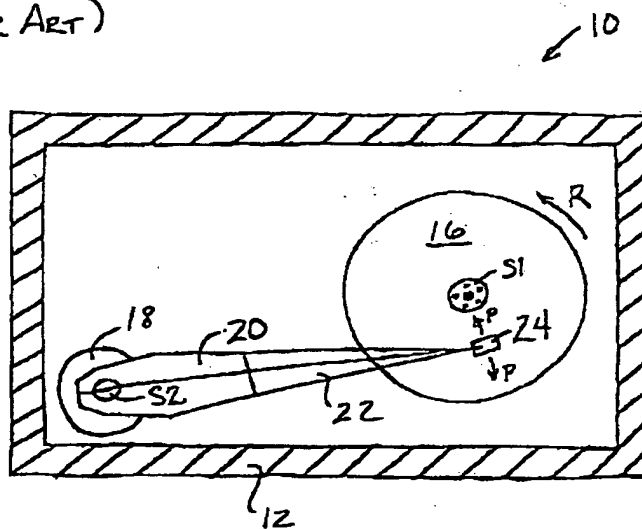


FIGURE 1C (PRIOR ART)

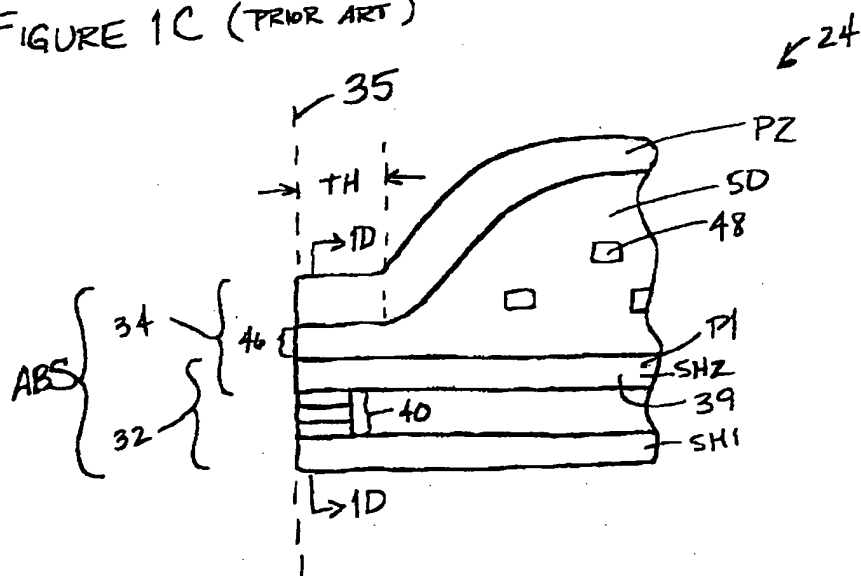


FIGURE 1D (PRIOR ART)

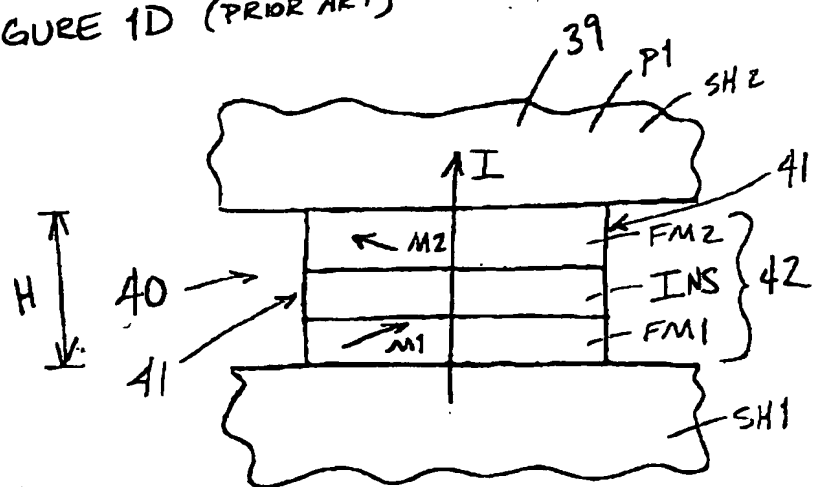


FIGURE 2A

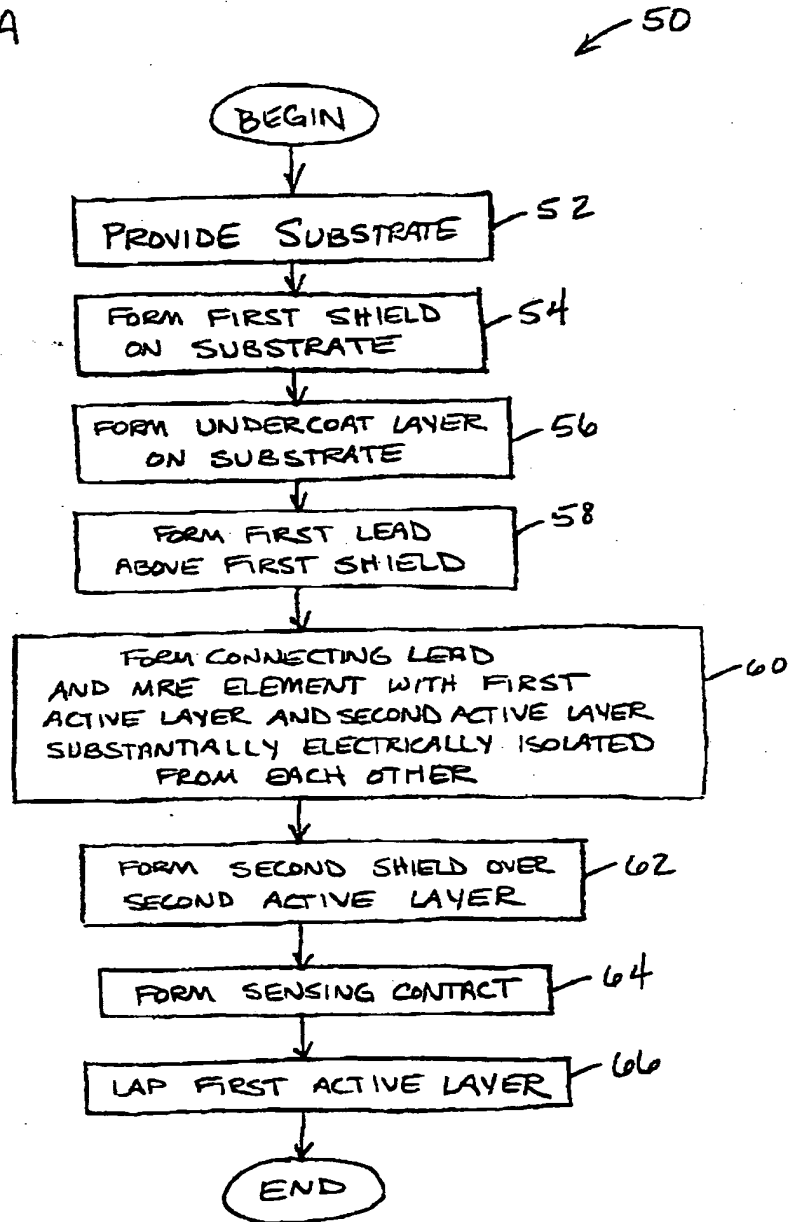




FIGURE 2B

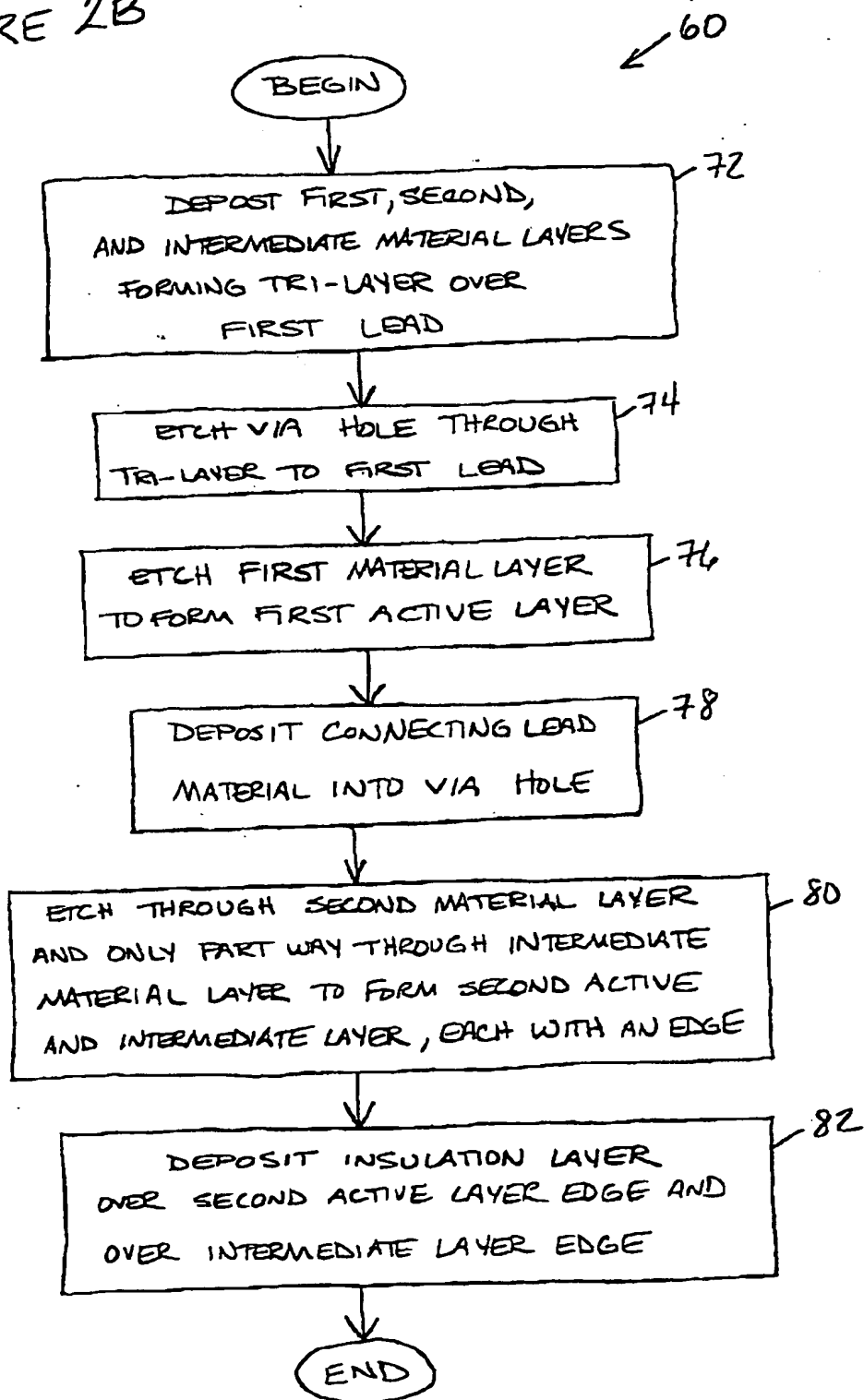


FIGURE 3A

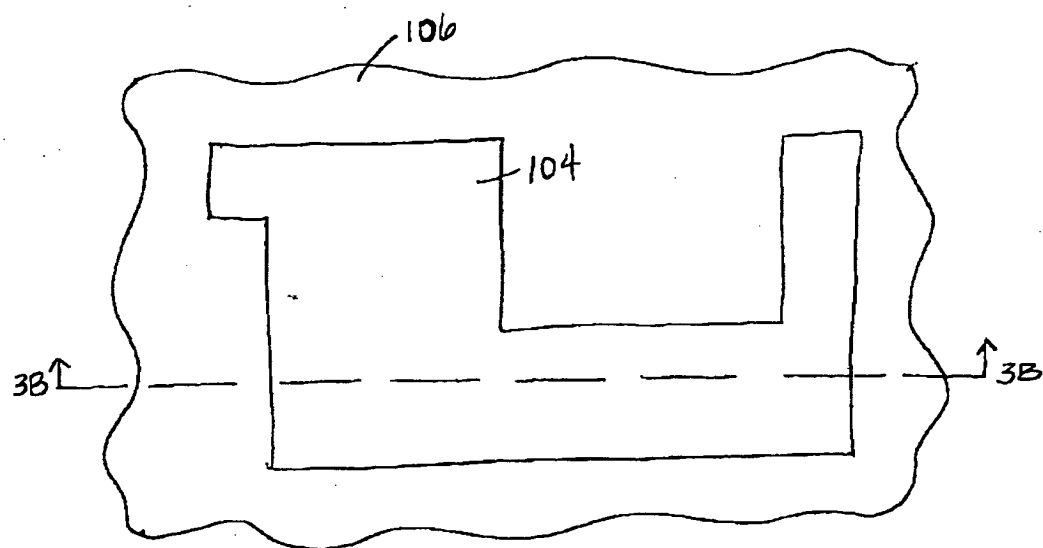


FIGURE 3B

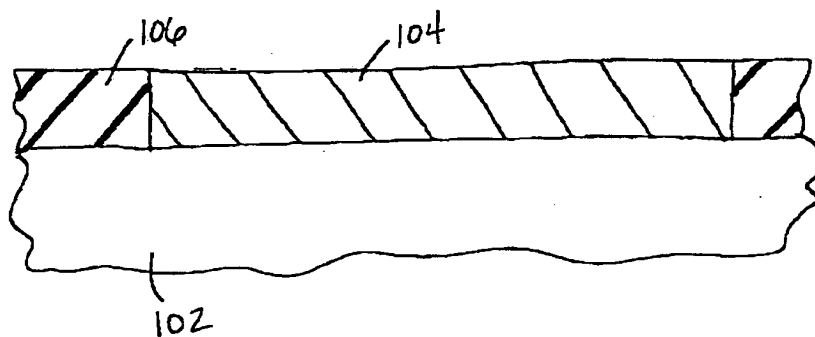


FIGURE 4A

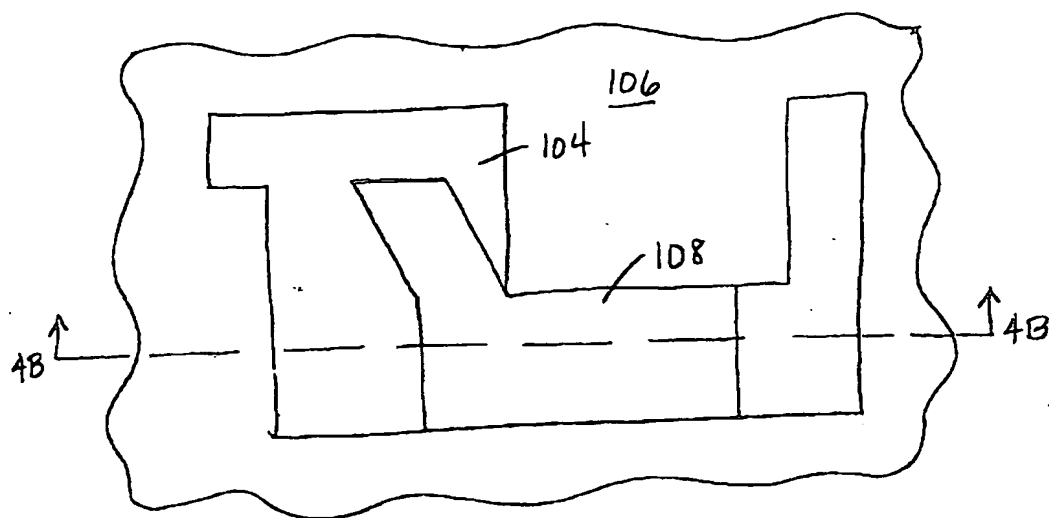


FIGURE 4B

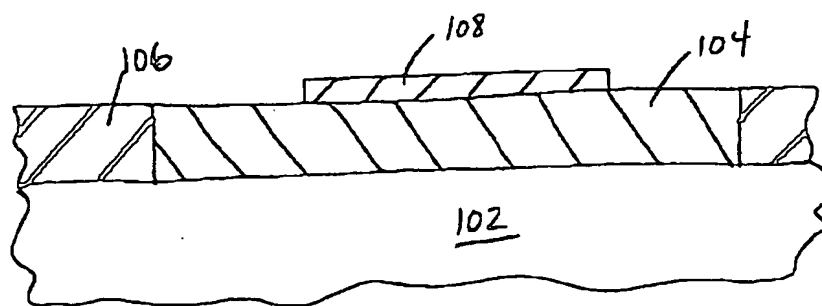


FIGURE 5A

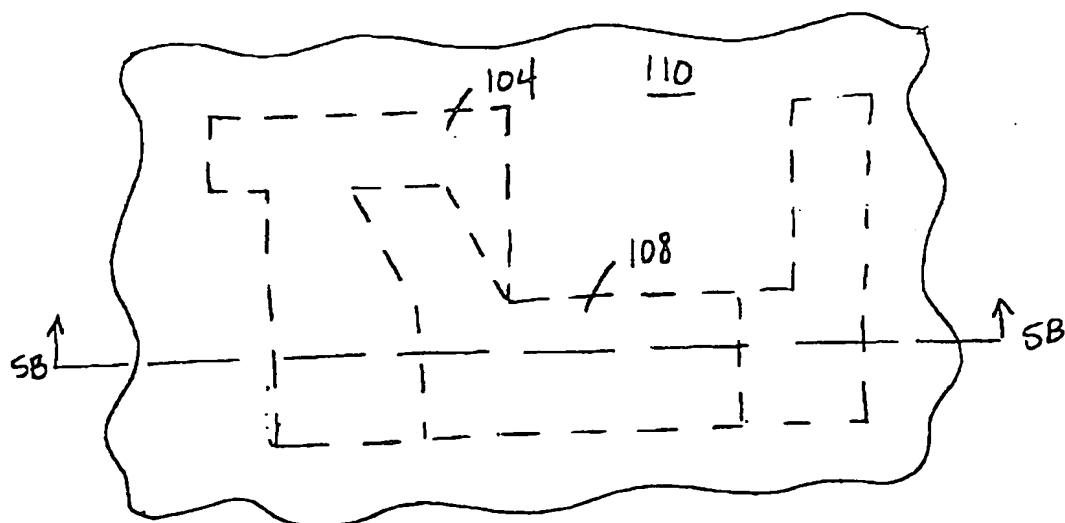


FIGURE 5B

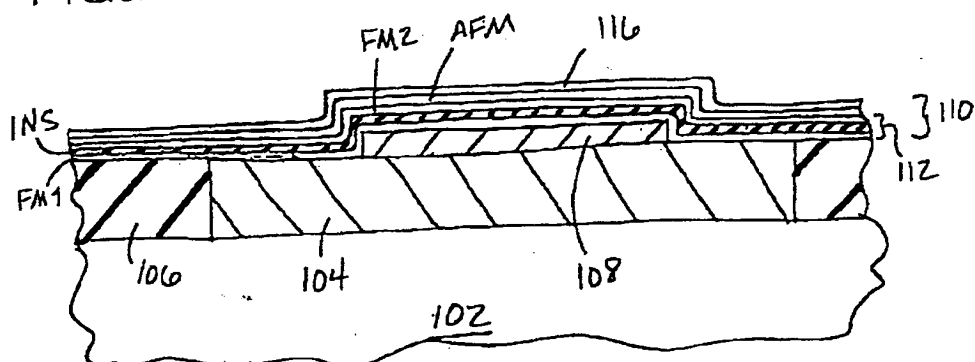


FIGURE 6A

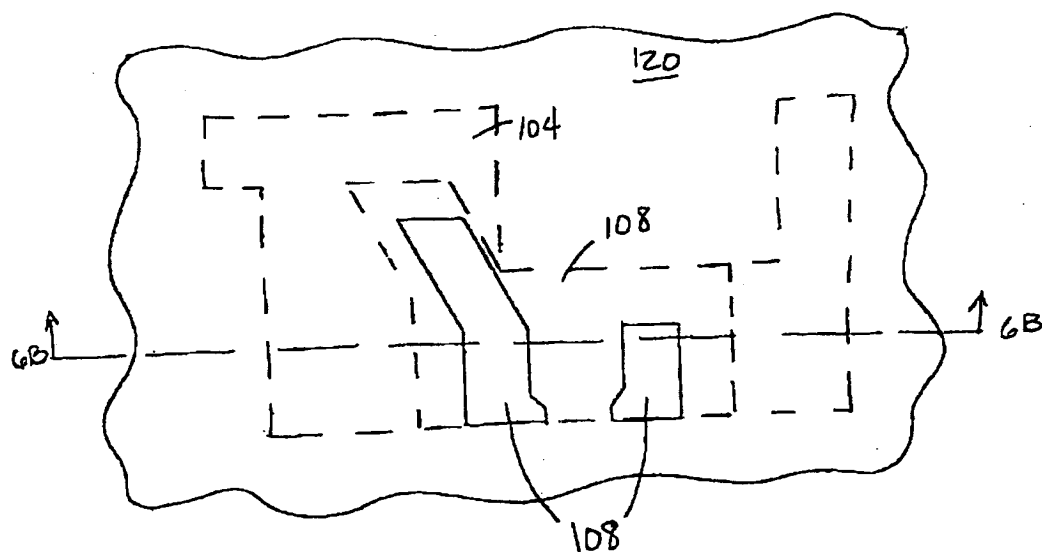


FIGURE 6B

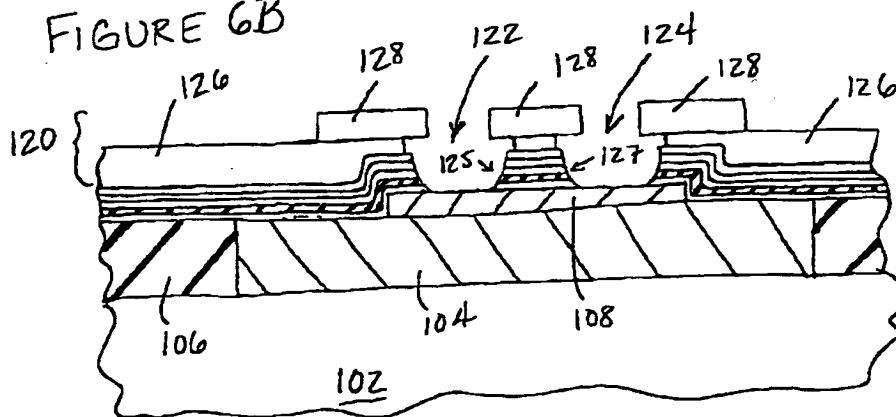


FIGURE 7A

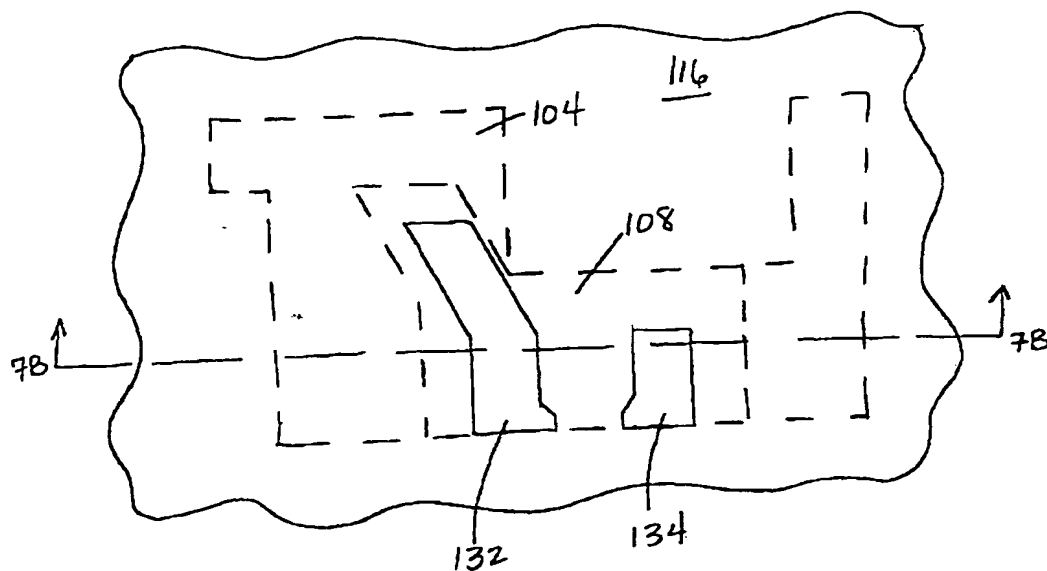


FIGURE 7B

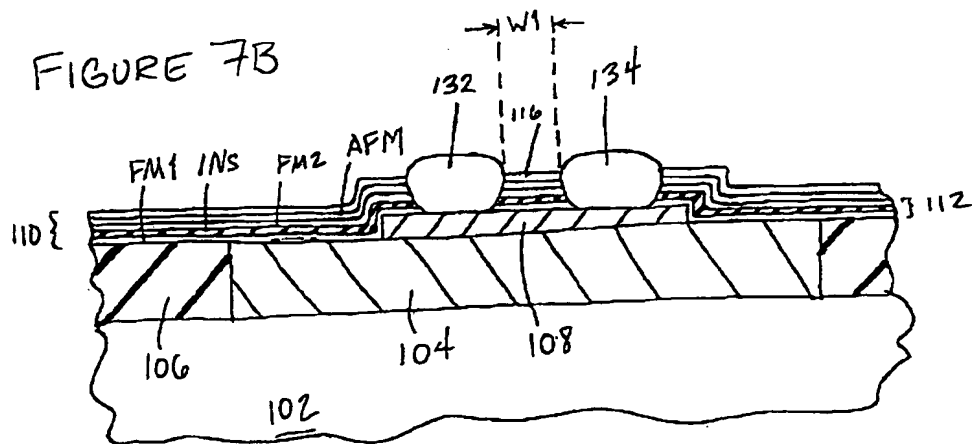


FIGURE 8A

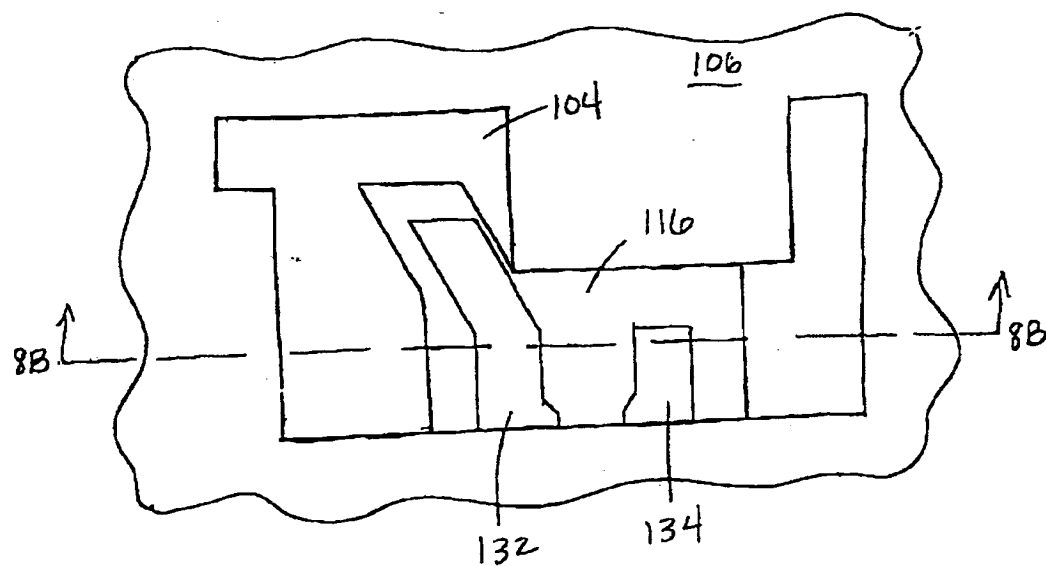


FIGURE 8B

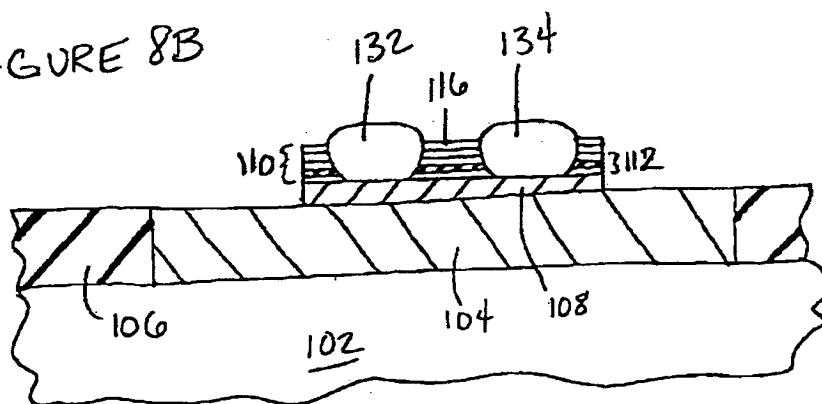


FIGURE 9A

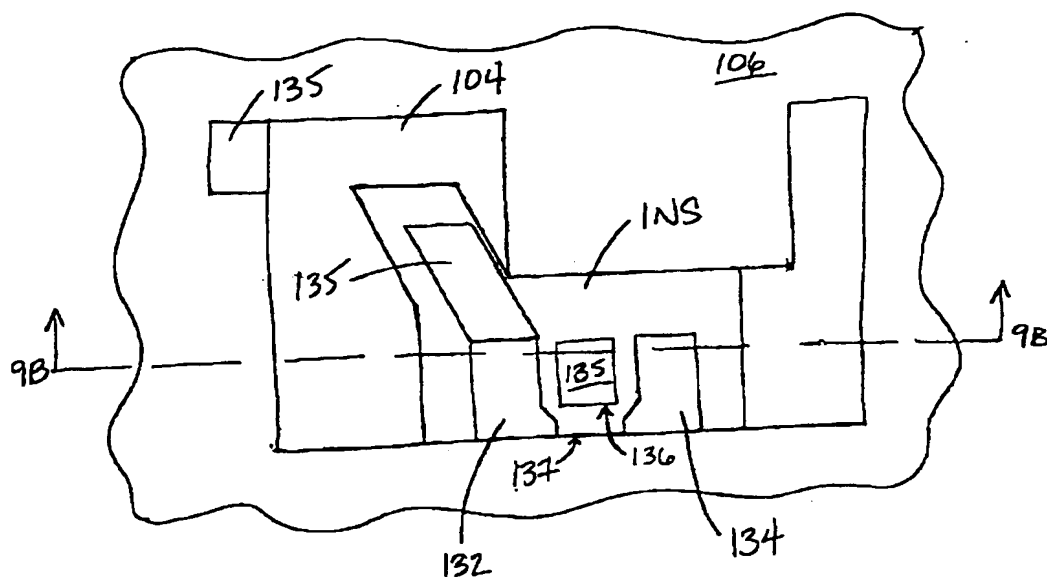


FIGURE 9B

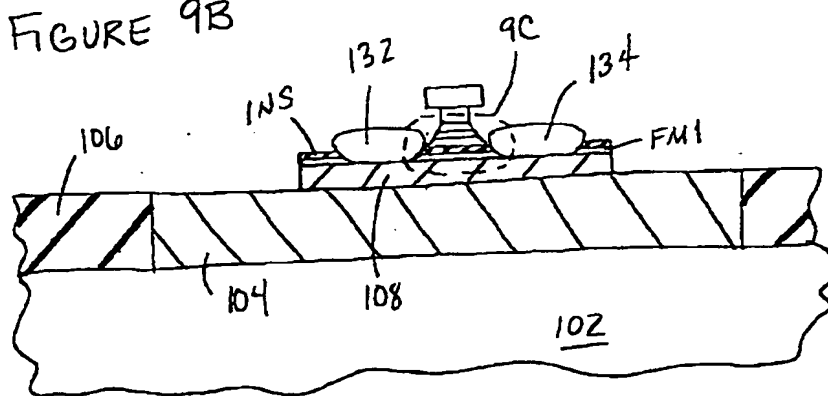






FIGURE 10A

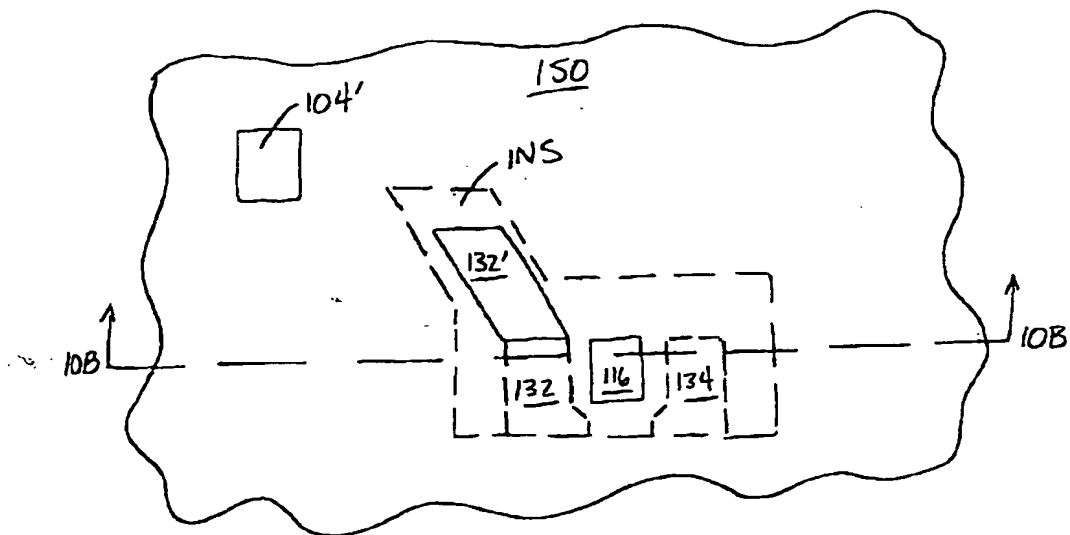


FIGURE 10B

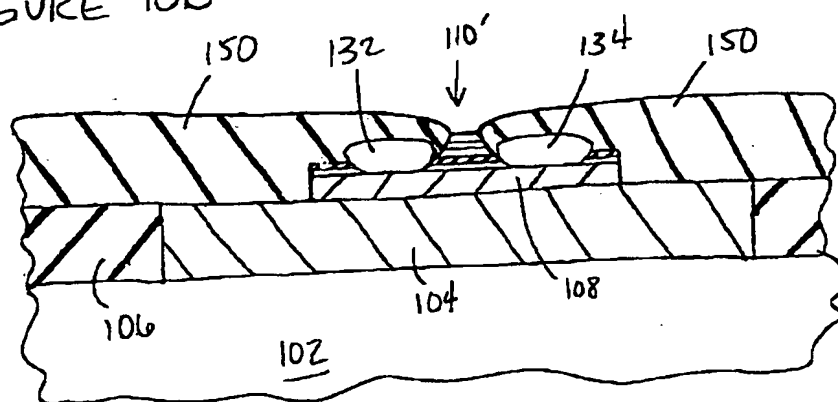


FIGURE 11A

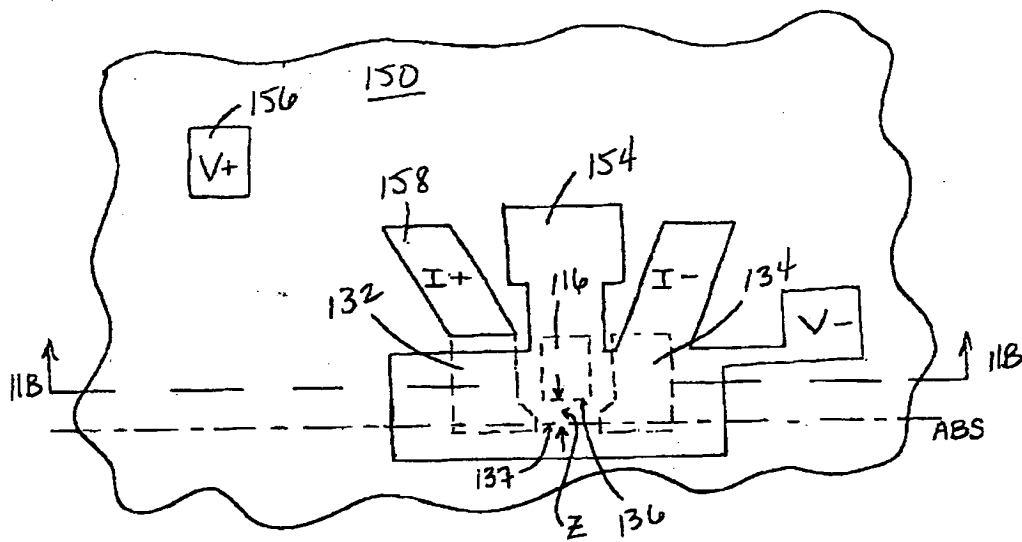
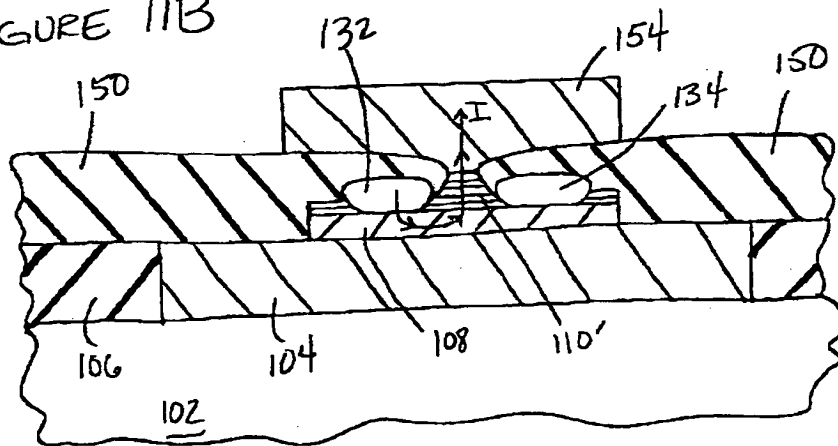


FIGURE 11B



## 1 Abstract

An SDT read sensor includes a first ferromagnetic (FM) layer and a second FM layer separated by an insulating layer. The first FM layer and the second FM layer are substantially electrically isolated from each other.

Specifically, the sidewalls of said SDT read sensor are substantially free of electrical paths between the first FM layer and the second FM layer. Also, a surface of the second FM layer that is substantially parallel to the air bearing surface, is recessed from the air bearing surface.

A method for forming an SDT read sensor includes depositing a first FM material layer, depositing an intermediate insulation material layer over the first FM material layer, and then depositing a second FM material layer over the intermediate insulation material layer. The second FM material layer and the intermediate insulation material layer are etched, with the etching being stopped before the etching etches the first FM material layer.

## 2 Representative Drawing.

Fig. 2A

**THIS PAGE BLANK (USPTO)**